

Equipe SYEL
SYstèmes Électroniques
LIP6 - www.lip6.fr
Sorbonne Université
BU 513, Tour 24-25 | 75252 Paris

Offre de stage

IA embarqué sur FPGA

Contexte : Cet stage s'intègre dans le domaine de l'intelligence artificielle embarqué.

Il s'agit du développement d'une architecture en VHDL pour l'intégration d'un Perceptron Multi-Couche (PMC) pour la classification des descripteurs de statistiques de premier ordre sur FPGA.

Vos missions et responsabilités :

Le stage se déroulera en deux étapes:

1. La première étape sera de construire l'architecture d'un PMC et de l'entraîner pour classifier des descripteurs provenant d'une image de profondeur. Les descripteurs retenus seront la moyenne, la variance, le skewness, Kurtosis et le volume.
2. La deuxième étape est de réaliser une architecture matérielle pour la mise en oeuvre du PCM sur un FPGA Xilinx Artix 7. Dans cette étape nous utiliserons une méthode basée sur de la synthèse de haut niveau et les outils Xilinx VivadoHLS et VitisHLS.

Contacts :

Orlando CHUQUIMIA
Sorbonne Université
LIP6
BC 167, Tour 24-25 | 75252 Paris
cedex 05
+33 (0)7 83 57 93 00
orlando.chuquimia@lip6.fr
orlando.chuquimia_camacho@sorbonne-universite.fr

Bertrand Granado
Sorbonne Université
LIP6
BC 167, Tour 24-25 | 75252 Paris
cedex 05
+33 (0)1 44 27 96 33
bertrand.granado@sorbonne-universite.fr

Niveau : Étudiant de Master 2 ou Ingénieur en dernière année.

Compétences requises :

- Programmation en C
- Design des architectures matérielles
- Description VHDL.
- High Level Synthesis.
- Codesign

Compétences souhaitées :

- Réseaux de Neurones Artificielles de type perceptron.
- Traitement des images.

Lieu : LIP6 (4, Place Jussieu, 75252 PARIS).

Durée : 6 mois (date de démarrage souhaitée : Avril 2021).

Rémunération : 550 Euros par mois.

Encadrants : Orlando Chuquimia, Bertrand Granado