Modèle d'évaluation du bruit de diaphonie pour les technologies submicroniques

Patricia Renault   Fabrice Ilponse   Pirouz Bazargan Sabet
Dept. ASIM/LIP6
Université Pierre et Marie Curie, Paris

E-mail: patricia.renault@lip6.fr

Résumé

Le bruit de diaphonie a longtemps été négligé dans la conception de circuits intégrés numériques. Cependant, dans les technologies submicroniques, ce bruit peut provoquer des dysfonctionnements dans un circuit. Dans cet article, nous proposons un modèle d'évaluation du pic de tension dû à la diaphonie.

1. Introduction

La phase de vérification est l'une des plus importantes et couteuses étapes de conception d'un circuit. C'est pourquoi, il est indispensable de disposer d'outils de vérification fiables et efficaces pouvant traiter des circuits de grande taille en un temps raisonnable.

Dans cet article, nous proposons un modèle d'évaluation simple et précis du bruit de diaphonie relatif à un signal dont les voisins changent de niveau logique. Dans les parties 3 et 4 , nous montrons les limites du modèle et proposons des améliorations.

Le bruit de diaphonie est dû à l'existence d'une capacité parasite entre plusieurs signaux adjacents. Une transition sur le signal A (dit agresseur) induit un pic sur le signal V (dit victime).

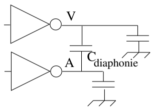

FIG. **1. Couplage de diaphonie entre deux signaux.**

2. Modèle d'évaluation du bruit

Une victime peut avoir plusieurs milliers d'agresseurs. Chaque agresseur provoque un bruit sur tous les signaux de son voisinage (victime secondaire) et est influencé par le comportement de ceux-ci. Ainsi, calculer le pic de tension observé sur un signal dont plusieurs signaux voisins changent de valeur est extrêmement complexe. Seul un simulateur analogique est capable de simuler les effets des différents agresseurs sur la victime. Pour arriver à déterminer le bruit de manière analytique, il est indispensable de simplifier le système en introduisant des approximations.

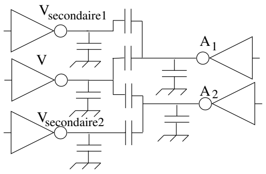

FIG. **2. Victime, Agresseurs et Victimes secondaires.**

Une première approximation consiste à modéliser les portes logiques (les émetteurs) par une résistance équivalente. Les émetteurs des agresseurs qui effectuent une transition complète sont modélisés par une résistance appelée résistance saturée (lors d'une transition, les transistors sont essentiellement en mode saturé). Les émetteurs des victimes sont modélisés par une résistance appelée résistance linéaire (les victimes étant dans un état stable, les transistors des émetteurs restent dans leur zone linéaire). Ces approxiamtions permettent de ramener le problème à un système d'équations différentielles du 1^{er} ordre.

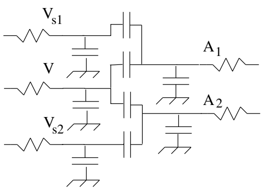

FIG. **3. Résistances.**

Néanmoins, ce système n'est pas résoluble et doit être simplifié. Une deuxième approximation consiste à remplacer les victimes secondaires par une capacité équivalente. Cette capacité équivalente est calculée de manière à reproduire le retard dû à la présence des victimes secondaires lors de la transition de l'agresseur.

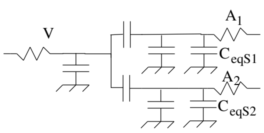

FIG. **4. Capacité équivalente.**

Ce système étant encore trop complexe, nous modélisons l'impact de chaque agresseur sur la victime par une source de courant de la forme $I_0 e^{-t/\tau_i}$. Une troisième approximation est alors utilisée : l'interaction entre les agresseurs n'est pas prise en compte. Les coefficiants τ_i et I_0 sont déterminés en égalisant l'instant et l'amplitude du pic obtenus par le schéma complet et par la modélisation effectuée.

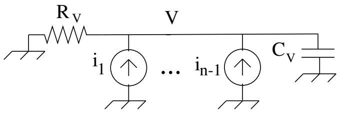

FIG. **5. Circuit équivalent.**

Nous obtenons une expression simplifée de la tension de la victime en fonction du temps. Nous pouvons calculer l'instant et l'amplitude du pic.

$$v(t) = R_v \sum_{k=1}^{n-1} I_{0_k} \frac{\tau_{i_k}}{\tau_v - \tau_{i_k}} (e^{-t/\tau_v} - e^{-t/\tau_{i_k}})$$

3. Résultats

En comparant les résultats obtenus avec ce modèle et ceux calculés par une simulation SPICE sur des circuits de taille moyenne, nous pouvons observer une erreur inférieure à 20 %.

Afin de déterminer l'erreur apportée par chaque approximation, nous avons étudié un circuit de très petite taille réalisé avec trois technologies différentes. Le tableau ci-dessous donne les valeurs du pic obtenu avec SPICE pour chaque étape de la modélisation.

	0.5μ	0.35μ	0.35μ
Référence	0.70	0.69	0.77
A. Rés.	0.56	0.81	0.68
V. Rés.	0.70	0.67	0.73
(A. + V.) Rés.	0.60	0.77	0.66
A. Ieq	0.56	0.77	0.68
(A. + V.) Rés. + C équ.	0.60	0.78	0.69

TAB. **1. Erreurs dues aux différentes approximations.**

Ce tableau montre que les sources d'erreurs significatives sont dans l'ordre : la modélisation de l'agresseur par une résistance, la transformation des agresseurs en source de courant, et la modélisation de l'agresseur par une résistance.

4. Perspectives

A partir du modéle proposé, des améliorations sur la précision du calcul peuvent être obtenues en prenant en compte certains effets qui ont été négligés.

L'erreur due aux sources de courant vient du fait que l'interaction entre les agresseurs n'est pas prise en compte. Nous proposons de calculer les sources de courant de manière itérative. La première est celle déjà utilisée : pour chaque agresseur la source de courant équivalente est obtenue en approximant les autres agresseurs par leur capacité de diaphonie. Pour les itérations suivantes, la source de courant équivalente à chaque agresseur est calculée en remplaçant les autres agresseurs par la source de courant obtenue à l'itération précédente. Nous estimons que deux itérations doivent être suffisantes pour apporter une précision satisfaisante.

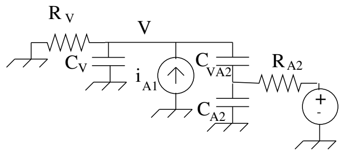

FIG. **6. Calcul i_{A2} à partir de i_{A1}.**

L'erreur due à la résistance linéaire vient du fait que le courant I_{ds} n'est pas toujours propotionnel à la tension V_{ds}. Lors d'un bruit trop important, la victime peut passer dans le mode saturé. L'erreur due à la résistance saturée est de même nature. L'agresseur peut passer en mode linéaire. En figure 7 nous pouvons voir les courbes $I_{ds} = f(V_{ds}, V_{gs})$ utilisées dans le modéle (trait plein) et observée en realité (pointillés).

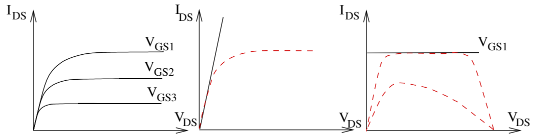

FIG. **7. Ids=f(Vds) du transistor (gauche) d'une victime (centre) et d'un agresseur (droite).**

Pour remédier à ces problèmes, nous proposons d'utiliser une expression unique pour caractériser le transistor dans le mode linéaire et saturé, avec V_{gs} constant (pour prendre en compte le passage en mode saturé des victimes subissant un bruit trop élevé) et V_{gs} variable (pour prendre en compte la transition de V_{gs}).

5. Conclusions

Un modèle d'évaluation du pic de diaphonie a été presenté. Pour obtenir des performances raisonnables, plusieurs approximations ont été nécessaires.

L'expérience a montré que le modèle proposé est un bon compromis entre performance et précision.

Dans le futur, nous souhaitons mettre en œuvre les solutions proposées pour améliorer la précision du calcul. Ensuite, nous essayerons d'estimer l'impact de la diaphonie sur le plan temporel.

Références

[1] P. Bazargan Sabet and F. Ilponse, "A model for crosstalk noise evaluation in deep submicron processes," *IEEE DATE 2001*, prochainement publié.

[2] T. Grotjohn and B. Hoefflinger, "A parametric short-channel mos transistor model for subthreshold and strong inversion current," *IEEE Transac. on Electron devices*, vol. Vol. 31, pp. p. 234–246, Feb. 1984.