

# Une architecture matérielle pour l'analyse en temps réel de de signaux large bande non-stationnaires

Ludovic Noury, Habib Mehrez  
 Laboratoire d'informatique de Paris 6  
 Université Pierre et Marie Curie  
 4, Place Jussieu – 75252 Paris Cedex 05  
 courriel : {ludovic.noury, habib.mehrez}@lip6.fr

## I. INTRODUCTION

Les signaux non stationnaires de large bande sont couramment utilisés par les GSM, les relais TV et les radars. Aujourd'hui encore, l'analyse de ces signaux est une tâche complexe. En effet, l'outil habituel d'analyse en traitement de signal numérique, la transformée de Fourier discrète (TFD) ne peut être utilisée car elle suppose que le contenu fréquentiel du signal ne varie pas pendant l'intervalle d'analyse. On a donc besoin d'une analyse conjointe en temps et en fréquence qui peut être obtenue à l'aide d'une représentation temps-fréquence (RTF). De plus, la plupart des applications nécessite une analyse en temps réel effectuée pour un matériel peu encombrant.

Une extension de la TFD, la transformée de Fourier à court terme, combine l'analyse en temps et en fréquence grâce à une succession de TFD fenêtrées. Mais la résolution fréquentielle obtenue est alors inversement proportionnelle à la plage d'analyse temporelle, limitant l'intérêt de cette méthode pour l'analyse de signaux fortement non-stationnaires. Cette limitation peut être contournée en utilisant une transformée de Fourier à court terme étirée temporellement [1], reposant sur l'utilisation d'une modulation optique qui étire le signal analogique avant sa conversion numérique; le matériel nécessaire est actuellement trop volumineux.

La plupart des autres RTFs proviennent de la RTF de Wigner-Ville :

$$WV(f, t) = \int_{-\infty}^{\infty} x(t + \frac{\tau}{2}) \cdot x^*(t - \frac{\tau}{2}) \cdot e^{-j2\pi f\tau} d\tau \quad (1)$$

Elles sont trop complexes pour être calculées en temps réel dès que le spectre fréquentiel du signal dépasse quelques dizaines de mégahertz, la charge de calcul étant de l'ordre de  $\mathcal{O}(n^2 \log n)$ . Ainsi, même en utilisant 9 DSPs (TI TMS320C6x01) et en limitant la résolution l'analyseur basé sur la RTF de Wigner-Ville décrit dans [2] on n'atteint pas le temps réel.

Une solution présentée par la société RFEL, la PFT [3] consiste en un banc de filtres multi-canaux implanté sur FPGA; elle fournit [4] des résultats similaires à ceux d'une RTF de Wigner-Ville mais en temps réel.

Ce constat nous mène à concevoir une nouvelle architecture d'ASIC, appelée F-TFR (*Fast Time-Frequency Representation*) permettant l'analyse temps-fréquence en temps réel de signaux

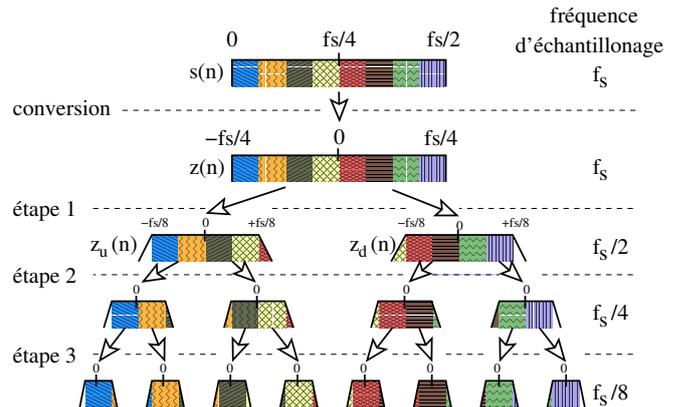


Fig. 1. Algorithme canalisation fréquentielle

large bande. Cette architecture, comme la PFT, effectue un filtrage progressif pour obtenir une RTF.

## II. ALGORITHME

Après avoir converti le signal numérique d'entrée  $x(n)$  en un signal complexe  $z(n)$  centré sur  $IF = 0$ , on canalise progressivement  $z(n)$  en  $N$  signaux, avec  $N$  la résolution fréquentielle requise. L'amplitude de chaque signal de sortie obtenu correspond alors au contenu spectral du signal d'entrée dans une des  $N$  bandes fréquentielles fixées (voir figure 1).

Cette canalisation graduelle s'effectue en appliquant, à chaque étape, une opération élémentaire de canalisation sur chaque signal d'entrée.

Soit un signal d'entrée  $z_x(n)$  centré sur  $IF = 0$  de bande d'intérêt  $[-f_x/4; +f_x/4]$  avec une fréquence d'échantillonnage  $f_x = f_s/e$ ;  $e$  étant le numéro de l'étape courante. L'opération élémentaire consiste alors à construire par modulation complexe, deux sous signaux  $z_{xu}$  et  $z_{xd}$  contenant respectivement les basses fréquences et les hautes fréquences de  $z_x$  centrées dans la bande  $[-f_x/8; +f_x/8]$ . Ensuite, on supprime de ces deux signaux complexes les fréquences en dehors de la bande  $[-f_x/8; +f_x/8]$  à l'aide de 4 filtres RIF passe-bas. Finalement, on décime par deux et on obtient deux nouveaux signaux centrés sur 0, de fréquence d'échantillonnage  $f_s/(2.e)$ .

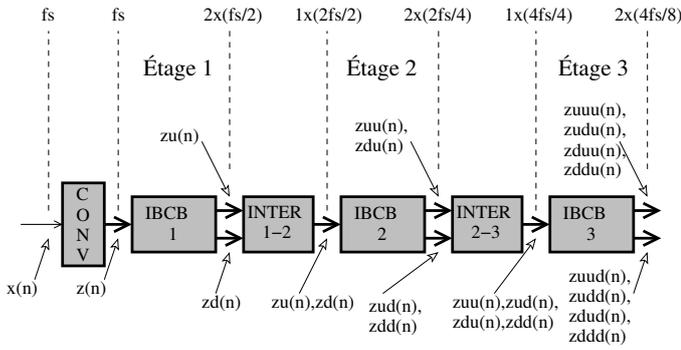


Fig. 2. F-TFR : Architecture de haut niveau

### III. ARCHITECTURE MATÉRIELLE

Chaque étape de l'algorithme se traduit par un étage matériel. Ainsi, une résolution fréquence de  $N = 1024$  correspond à  $S = 10$  étapes dans l'algorithme et 10 étages en matériel.

En revanche, implanter directement chacune des opérations élémentaires en matériel s'avère inefficace, leur nombre est bien trop élevé (on aurait 1023 blocs pour seulement 10 étages). Mais puisqu'à chaque étage la fréquence d'échantillonnage de chaque signal est divisée par deux, on peut utiliser un seul bloc effectuant l'opération élémentaire en matériel, bien que le nombre de signaux double à chaque étage, car le volume de calculs à effectuer par unité de temps est fixe. Dans ce but, on multiplexe temporellement les signaux de sortie de chaque étage afin d'avoir un seul signal complexe entrelacé à l'entrée de l'étage suivant. On obtient alors l'architecture représentée figure 2.

Le bloc de base ou IBCB (*Interleaved Basic Channelizing Block*) consiste en un modulateur, 4 filtres RIF et un automate. Les modulateurs et les filtres peuvent traiter les signaux entrelacés. Dans le cas des filtres RIF cela se traduit par l'ajout de délais dont le nombre double à chaque étage. L'architecture de la F-TFR a été élaborée à l'aide d'une adaptation de notre générateur de filtres [5] utilisant des multiplieurs par constante à recodage canonique [6]; de plus les diverses équations de modulation ont été réécrites et n'emploient plus de fonctions trigonométriques (sinus, cosinus).

L'entrelaceur multiplexe temporellement les deux signaux complexes d'entrée en un seul signal complexe, il sert aussi à faire la synchronisation entre deux blocs consécutifs, le premier IBCB produisant alternativement 2 échantillons complexes pendant  $i_c$  cycles puis rien pendant  $i_c$  cycles et ainsi de suite alors que le bloc suivant consomme un échantillon complexe à chaque cycle d'horloge.

### IV. RÉSULTATS

On représente figure 3 le résultat de l'analyse par F-TFR du signal  $x_{chirps}(n)$  défini par :

$$x_{chirps}(n) = \cos\left(2\pi\left(f_0 n t_s + \frac{k}{2}(n t_s)^2\right)\right) +$$

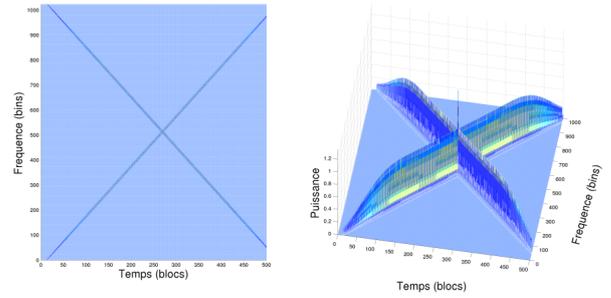


Fig. 3. Analyse par F-TFR d'un signal contenant deux chirps

$$\cos\left(2\pi\left(f_1 n t_s - \frac{k}{2}(n t_s)^2\right)\right) \quad (2)$$

On remarque que les deux composantes du signal, deux chirps linéaires, sont clairement visibles, malgré leur variations fréquentielles rapides et opposées.

Un prototype cascadable a été réalisé, il est actuellement en cours de test. Ses principales caractéristiques sont présentées dans le tableau I.

Caractéristique	Valeur
Surface	3.39mm <sup>2</sup> (core : 1.47mm <sup>2</sup> )
Technologie	0.12μ (ST, HCMOS9GP)
Plots	80 (56 I/O, 24 VDD/VSS)
Transistors	848351 (418548 pour mémoire)
Fréquence estimée	150.78Mhz
Nombre d'étages maximum	5
Alimentation	1.2V (plots et coeur)

TABLE I  
PROTOTYPE F-TFR

### V. CONCLUSION

En utilisant une approche fondée sur une combinaison de modulation, filtrage, décimation et multiplexage temporel, nous avons défini une architecture matérielle générique adaptée à l'analyse temps-fréquence en temps réel de signaux non stationnaires large bande.

### REFERENCES

- [1] A. Nuruzzaman, O. Boyraz, and B. Jalali, "Time-stretched short-time fourier transform," *IEEE Transactions on Instrumentation and Measurement*, vol. 55, no. 2, pp. 598–602, April 2006.
- [2] L. De Vito, S. Rapuano, and G. Truglia, "A 3-D baseband signal analyzer prototype for 3G mobile telecommunication systems," *IEEE Transactions on Instrumentation and Measurement*, vol. 54, no. 4, pp. 1444–1451, Aug. 2005.
- [3] (2002) Pipelined frequency transform. RF Engines Ltd. [Online]. Available: [http://www.rfel.com/products/Products\\_pft.asp](http://www.rfel.com/products/Products_pft.asp)
- [4] M. Saab, "Interpretation de la PFT comme distribution de Wigner. application à la détermination de la fréquence et de la phase instantanée d'un signal HF modulé," Master's thesis, Supélec, 2004.
- [5] L. Noury, H. Mehrez, F. Durbin, and A. Tissot, "Use of multiple numeration systems for architecture and design of a high performance FIR filter netlist generator," in *IEEE 16th International Conference on Microelectronics*, 6–8 Dec. 2004, pp. 547–550.
- [6] I. Koren, *Computer Arithmetic algorithms*. AK Peters, 2002, pp. 146,147.