

# Amplificateurs de tension CMOS

## Table des matières

<b>1</b>	<b>Concepts de base</b>	<b>2</b>
1.1	Définition . . . . .	2
1.2	Symbolisme . . . . .	2
1.3	Utilisation . . . . .	2
<b>2</b>	<b>Amplificateurs de tension simples</b>	<b>3</b>
2.1	L'amplificateur générique à charge résistive . . . . .	3
2.1.1	Constitution . . . . .	3
2.1.2	Performances petit signal . . . . .	3
2.1.3	Tension résiduelle de sortie . . . . .	7
2.1.4	Distorsion harmonique . . . . .	7
2.2	Amplificateurs à charge active . . . . .	8
2.2.1	Amplificateur à charge active ohmique . . . . .	8
2.2.2	Amplificateur à charge active saturée . . . . .	9
2.3	Amplificateurs avec source de courant auxiliaire . . . . .	9
2.3.1	Amplificateurs télescopiques . . . . .	10
2.3.2	Les amplificateurs repliés . . . . .	12
<b>3</b>	<b>Amplificateurs de tension différentiels</b>	<b>13</b>
3.1	L'amplificateur générique à charges résistives . . . . .	13
3.1.1	Constitution . . . . .	13
3.1.2	Performances petit signal pour le mode différentiel . . . . .	13
3.1.3	Performances petit signal pour le mode commun . . . . .	16
3.1.4	Tensions de décalages . . . . .	17
3.1.5	Distorsion harmonique . . . . .	19
3.2	Amplificateurs à charges actives . . . . .	19
3.3	Amplificateur à réaction positive partielle . . . . .	20
3.3.1	Constitution . . . . .	20
3.3.2	Performances petit signal pour le mode différentiel . . . . .	20
3.3.3	Performances petit signal pour le mode commun . . . . .	21
3.4	Amplificateurs avec contre réaction locale sur le mode commun . . . . .	21
3.4.1	Détecteur du mode commun imbriqué avec la charge . . . . .	22
3.4.2	Détecteur du mode commun en série avec la charge . . . . .	22
3.5	Les amplificateurs repliés . . . . .	24
<b>4</b>	<b>Amplificateurs de tension pseudo-différentiel</b>	<b>25</b>
<b>5</b>	<b>Stabilisation des performances</b>	<b>27</b>

# 1 Concepts de base

## 1.1 Définition

Du point de vue théorie des réseaux électriques, l'amplificateur de tension idéal est un transducteur tension/tension de gain  $A_v$  avec une impédance d'entrée infinie et une résistance de sortie nulle. En pratique, il peut présenter une impédance d'entrée finie fonction de la fréquence et une impédance de sortie également finie et fonction de la fréquence. Sous sa forme la plus simple, il est modélisable à partir d'une source de tension commandée comme le montre le schéma de la *figure 1*.

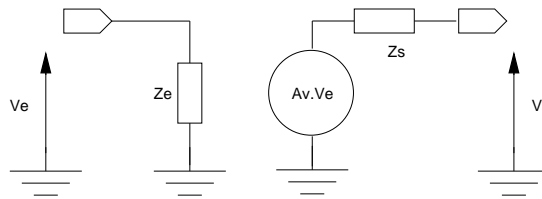


FIGURE 1 –

*Modélisation de l'amplificateur de tension réel*

## 1.2 Symbolisme

Le schéma de la *figure 2* donne les différents symboles utilisés pour représenter les différentes formes de l'amplificateur de tension. Ainsi, de la gauche vers la droite, sont d'abord représentés les amplificateur à sortie simple et sortie différentielle conventionnels, les deux autres symboles correspondent à une représentation simplifiée non inverseuse et inverseuse. On notera qu'en cas d'absence de la notation  $A_v$ , l'amplificateur est considéré comme ayant un gain unitaire (configuration suiveur de tension).

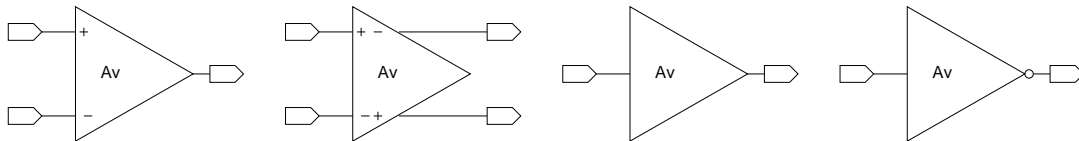


FIGURE 2 –

*Symbolisme des amplificateurs de tension*

## 1.3 Utilisation

Les amplificateurs de tension considérés étant des dispositifs compacts uniquement utilisés en boucle ouverte, ils sont essentiellement caractérisés par une grande bande passante, un faible gain avec une précision limitée et une relativement forte distorsion harmonique. Ils sont principalement utilisés pour la préamplification large bande ou pour l'adaptation d'impédance (configuration buffer).

## 2 Amplificateurs de tension simples

### 2.1 L'amplificateur générique à charge résistive

#### 2.1.1 Constitution

L'amplificateur de tension le plus simple est constitué d'un transistor MOS (type N ou P) associé à une résistance passive (*figure 3*). Il peut être considéré comme un dispositif générique, dans la mesure où différentes variantes sont simplement obtenues en remplaçant la charge passive par un composant actif et/ou en effectuant une manipulation topologique simple de repliement de cette charge.

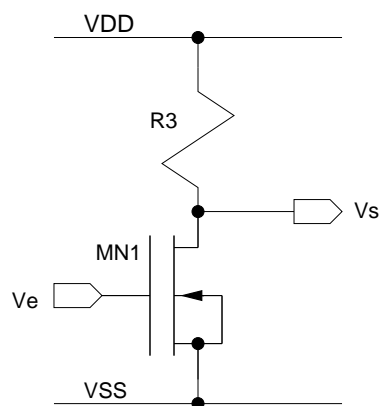


FIGURE 3 –

*Amplificateur générique à charge résistive*

#### 2.1.2 Performances petit signal

Etant donné la simplicité structurelle de l'amplificateur générique, pour le petit signal, on peut utiliser le [modèle capacitif complet](#) du transistor MOS prenant en compte la transcapacitance de grille de MN1 (*figure 4*).

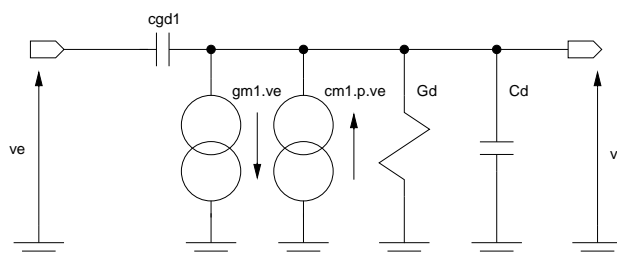


FIGURE 4 –

*Modèle petit signal "complet" de l'amplificateur générique à charge résistive*

- Fonction de transfert

En considérant le schéma équivalent petit signal, on détermine

$$v_s = \frac{-gm_1 ve + cm_1 pve - cgd_1 p(vs - ve)}{Gd + Cd p}.$$

soit

$$A(\omega) = \frac{v_s}{v_e} = -\frac{gm_1}{Gd} \frac{1 - \frac{cgd_1 + cm_1}{gm_1} p}{1 + \frac{Cd + cgd_1}{Gd} p}.$$

- $Cd$  représente la somme des capacités connectées sur le nœud de sortie, c'est à dire les capacités intrinsèques et extrinsèques (jonction) de M1, ainsi qu'une éventuelle capacité de charge  $Cl$
- $Gd$  représente la somme des conductances connectées sur le nœud de sortie, c'est à dire la conductance de sortie du transistor  $gds_1$ , la conductance de drain  $1/R_3$  et une éventuelle conductance de charge  $1/Rl$ .

Si on considère le gain statique, avec  $I_0 = Ids_1$

$$A_0 = \frac{gm_1}{Gd} \approx 2 \frac{I_0}{VEG_1} \frac{1}{\frac{I_0}{L_1 V E_1} + \frac{1}{R_3} + \frac{1}{Rl}},$$

ainsi, avec

$$R_3 = \frac{VDD - VSMC}{Ids_1} \ll Rl \text{ et } R_3 \ll 1/gds_1$$

en forte inversion, il a pour valeur approximative

$$A_0 \approx 2 \frac{VDD - VSMC}{VEG_1} = 2 \frac{VDD - VSMC}{VEMC - VSS - VTH_1}.$$

La tension de sortie de mode commun  $VSMC$  et la tension d'entrée de mode commun  $VEMC$  étant généralement imposées (contraintes externes typiquement à la moitié de la tension d'alimentation), le gain statique est une caractéristique intrinsèque de l'amplificateur de tension générique. On notera que si la tension d'entrée de mode commun est suffisamment basse (inférieure à la tension de seuil) pour que le transistor MOS soit en faible inversion, on obtient

$$A_0^{max} \approx \frac{VDD - VSMC}{\eta Vt} \approx \frac{VDD - VSMC}{2,5 \cdot 0,025}.$$

En faible inversion, le gain statique prend une valeur optimale tout en restant fondamentalement une caractéristique intrinsèque, c'est à dire fortement dépendante de la technologie utilisée, notamment de la tension d'alimentation associée.

En terme fréquentiel, la fonction de transfert est caractérisée par un pôle réel

$$Fp = \frac{1}{2\pi} \frac{Gd}{Cd + cgd_1} \approx \frac{1}{2\pi} \frac{1}{Cd R_3} = \frac{1}{2\pi} \frac{I_0}{(VDD - VSMC)Cd}$$

et un zéro réel

$$Fz = \frac{1}{2\pi} \frac{gm_1}{cgd_1 + cm_1}$$

normalement situé à une fréquence plus élevée que le pôle, malgré l'influence notable de la transcapacitance de grille, mais compte tenu de la valeur de la capacité de la charge

Cl normalement présente sur la sortie de l'amplificateur de tension.

### - Impédance de sortie

L'impédance de sortie est calculée en considérant le schéma équivalent petit signal de la *figure 4* et en "éteignant" la source de tension dépendante  $ve$ . On arrive ainsi directement à

$$z_s = \frac{1}{Gd + (Cd + cgd_1)p}$$

décomposable en une partie résistive (statique)

$$R_s = \frac{1}{Gd} \approx R_3 = \frac{VDD - VSMC}{I_0}$$

et une partie capacitive correspondant à la somme des capacités connectées sur le nœud de sortie.

### - Impédance d'entrée

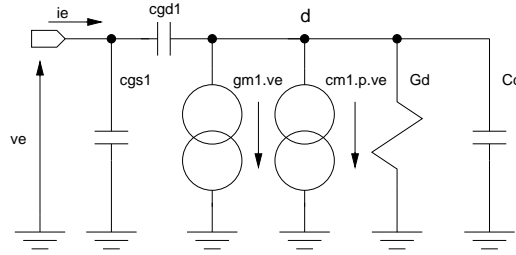


FIGURE 5 –

*Modèle de calcul pour la capacité d'entrée*

De part l'absence pratique de courant statique de grille, l'impédance d'entrée est purement capacitive, elle est déterminée à partir du schéma équivalent de la *figure 5* permettant d'écrire

$$ie = cgs_1 p ve + cgd_1 p (ve - vd)$$

soit

$$\frac{ie}{ve} = cgs_1 p + cgd_1 \left(1 - \frac{gm_1 - (cgd_1 + cm_1)p}{Gd + (cgd_1 + Cd)p}\right) p = cgs_1 p + cgd_1 (1 + A(\omega)) p.$$

On peut noter que la capacité de couplage  $cgd_1$  de  $MN1$  est amplifiée par le gain de l'amplificateur de tension (effet Miller), ainsi, aux basses fréquences

$$C_e \approx cgs_1 + cgd_1 (1 + A_0).$$

### - Bruit

Pour les basses fréquences en modélisant le **bruit** du transistor MOS  $MN1$  et le bruit de la résistance  $R_3$  par un générateur de courant, le bruit de l'amplificateur de tension générique peut être approximativement calculé à

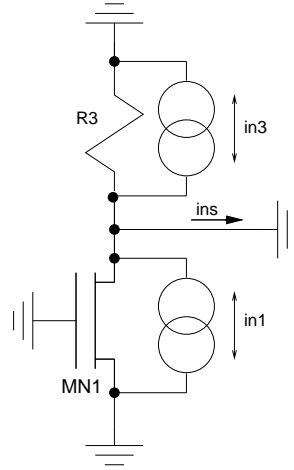


FIGURE 6 –

*Modèle de calcul pour le bruit*

partir du schéma de principe de la *figure 6*. Par superposition,  $in_1$  étant la source de courant aléatoire associée à la densité spectrale  $Si_1$  du transistor,  $in_3$  étant la source de courant aléatoire associée à la densité spectrale  $Si_3$  de la résistance, et  $in_s$  étant le courant aléatoire associé à la densité spectrale de sortie  $Si_s$ , on détermine

$$in_s = in_1 + in_3.$$

Les sources de bruit étant décorréelées, on en déduit la densité spectrale correspondante

$$Si_s = Si_1 + Si_3$$

soit

$$Si_s = gm_1^2 Sv_1 + G_3^2 Sv_3.$$

Le courant de court-circuit en sortie du transconducteur ayant pour valeur

$$is = Gm ve = \frac{is vs}{vs ve} = Rs A_0 \approx gm_1 ve$$

on obtient la d.s.p. de bruit équivalente en entrée

$$Sv_e = Sv_1 \left( 1 + \frac{G_3^2}{gm_1^2} \frac{Sv_3}{Sv_1} \right).$$

Ainsi, le transistor de l'amplificateur de tension contribue directement au bruit, alors que la contribution de la résistance de drain est pondérée par le carré du rapport la conductance  $G_3$  et de la transconductance de grille. Pour le transistor, si on sépare la composante de bruit thermique de la composante de bruit en  $1/f$ , et si on considère que le bruit de la résistance est purement thermique avec

$$Sv_1(th) = \frac{8}{3} \frac{K_B T_K}{gm_1}, \quad Sv_1(1/f) = \frac{KF}{Cox W_1 L_1} \frac{1}{f} \quad \text{et} \quad Sv_3(th) = 4K_B T_K R_3$$

on obtient pour le bruit thermique

$$Sve(th) \approx \frac{cst}{gm_1} \left(1 + \frac{3}{2} \frac{G_3}{gm_1}\right) = cst \frac{VEMC-VSS-VTH_1}{I_0} \left(1 + \left| \frac{VEMC-VSS-VTH_1}{VDD-VSMC} \right| \right).$$

Le bruit thermique généré par l'amplificateur de tension générique est minimisé en maximisant le courant de polarisation. Quant au bruit en 1/f, uniquement généré par l'élément actif, il s'écrit

$$Sve(1/f) = \frac{KF}{CoxW_1L_1} \frac{1}{f}.$$

Le bruit en 1/f est inversement proportionnel à la taille du transistor MN1. On notera que, le paramètre de modèle  $KF$  étant beaucoup plus petit pour un transistor de type P que pour un transistor de type N, en terme de bruit en 1/f, l'amplificateur de tension de type P est normalement plus performant que le type N.

### 2.1.3 Tension résiduelle de sortie

De part le calage sur le pas de grille des dimensions du transistor signal et de la résistance de charge, l'amplificateur présentera inévitablement une tension résiduelle de sortie d'autant plus importante que les dimensions sont faibles (le pas de grille est de l'ordre de  $L_{min}/10$ ). Elle ne peut être réduite qu'en surdimensionnant les composants. Cette erreur systématique de conception se superpose à la tension résiduelle de sortie générée par les erreurs globales affectant les paramètres technologiques de fabrication.

### 2.1.4 Distorsion harmonique

Un calcul approximatif de la distorsion harmonique peut être réalisé à partir du modèle simple du transistor MOS en régime saturé

$$Ids = 0,5 \beta (Vgs - VTH)^2 (1 + \lambda Vds) \approx 0,5 \beta (Vgs - VTH)^2.$$

Ce faisant, ne prenant pas en compte la conductance de sortie et l'amplificateur étant chargé par une résistance linéaire la distorsion de la tension de sortie est uniquement due à la tension Vgs. Ainsi, de part la loi quadratique du courant, les harmoniques générées seront uniquement de rang pair. En effet, avec

$$\frac{VDD-Vs}{R_3} = 0,5\beta_1(Vgs_1 - VTH_1)^2$$

et

$$Vgs_1 = Ve = VGS_1 + ve = VGS_1 + Ve_M \cos(\omega t)$$

on obtient successivement

$$Vs = VDD - 0,5\beta_1 R_3 (VEG_1 + Ve_M \cos(\omega t))^2$$

$$Vs = VDD - 0,5\beta_1 R_3 (VEG_1^2 + 2VEG_1 Ve_M \cos(\omega t) + Ve_M^2 \cos^2(\omega t))$$

$$Vs = VDD - 0,5\beta_1 R_3 (VEG_1^2 + 2VEG_1 Ve_M \cos(\omega t) + Ve_M^2 \frac{1+\cos(2\omega t)}{2})$$

correspondant à une [distorsion harmonique](#)

de deuxième rang

$$HD_2 = \frac{Ve_M}{4VEG_1}.$$

## 2.2 Amplificateurs à charge active

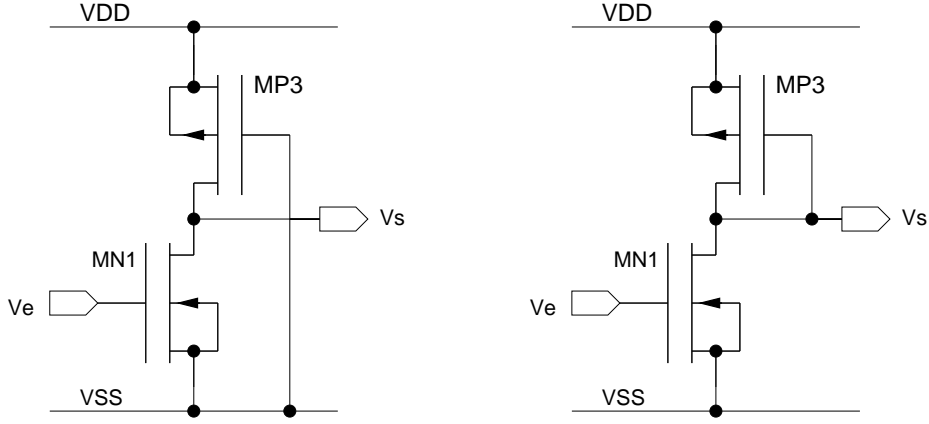


FIGURE 7 –

*Amplificateurs à charge active*

### 2.2.1 Amplificateur à charge active ohmique

Cette première version d'amplificateur à charge active (circuit gauche de la *figure 7*) est obtenue en remplaçant la charge résistive de l'amplificateur générique par un transistor de type P polarisé en zone ohmique, pour ce faire il faut et il suffit que la condition

$$Vsd_3 < Vsg_3 + VTH_3$$

ayant pour valeur au point de repos

$$VDD - VSMC < VDD - VSS + VTH_3$$

soit

$$VSMC - VSS > |VTH_3|$$

soit remplie. En termes de performances, le formalisme "générique" peut être directement utilisé en considérant la conductance active

$$G_3 = \mu_p Cox \frac{W_3}{L_3} (VSG_3 + VTH_3 - \frac{Vsd_3}{2})$$

soit

$$G_3 = \mu_p Cox \frac{W_3}{L_3} (VDD - VSS + VTH_3 - \frac{Vsd_3}{2})$$

ou

$$G_3 = \mu_p Cox \frac{W_3}{L_3} (VSMC - VSS + VTH_3 + vs)$$

et en considérant la composante variable **vs** telle que



$$v_s \ll VSMC - VSS - |VTH_3|.$$

De ce fait, comparativement à l'amplificateur résistif, l'amplificateur à charge active ohmique est caractérisé par de plus fortes non-linéarités, notamment impaires du fait de la charge active non résistive (la tension drain-source de MP3 n'est pas au voisinage de zéro), et par un bruit en 1/f beaucoup plus important puisque contrairement à la charge passive, la charge active en est affecté.

### 2.2.2 Amplificateur à charge active saturée

Une deuxième version d'amplificateur à charge active (circuit droit de la *figure 7*) peut être obtenue en remplaçant la charge résistive de l'amplificateur générique par un transistor de type P polarisé en zone saturée, pour ce faire il suffit de relier le drain et la grille du transistor M3 (configuration diode) pour assurer la condition du régime saturé

$$Vsd_3 > Vsg_3 + VTH_3.$$

Ainsi, avec

$$G_3 \approx gm_3 \approx 2 \frac{I_0}{|VEG_3|} = 2 \frac{I_0}{VSG_3 + VTH_3} = 2 \frac{I_0}{VDD - VSMC - |VTH_3| - v_s}$$

et avec une composante variable  $v_s$  telle que

$$v_s \ll VDD - VSMC - |VTH_3|$$

on détermine un gain statique de valeur

$$A_0 \approx \frac{|VEG_3|}{VEG_1} = \frac{VDD - VSMC - |VTH_3|}{VEMC - VSS - VTH_1} = \frac{\frac{VDD - VSS}{2} - |VTH_3|}{\frac{VDD - VSS}{2} - VTH_1}.$$

La partie la plus à droite de l'expression précédente correspond au cas où les tensions de mode commun VEMC et VSMC sont fixées à la moitié de la tension d'alimentation. L'amplificateur à charge active saturée est caractérisé par un gain statique intrinsèque nettement plus faible (pratiquement de l'ordre de l'unité) que celui obtenu avec les deux circuits précédents, des non-linéarités relativement faibles (théoriquement nulle puisque l'égalité des courants dans les transistors implique une relation linéaire). Quant au bruit, il est équivalent (même formalisme) au bruit généré par l'amplificateur à charge active précédent.

On notera qu'il est possible d'utiliser comme charge, un transistor de type N, mais ce faisant l'amplificateur devient sensible à l'effet de substrat ce qui a pour effet d'augmenter notablement la distorsion harmonique.

## 2.3 Amplificateurs avec source de courant auxiliaire

L'utilisation d'une source de courant auxiliaire permet de se donner un degré de liberté, afin de permettre un réglage partiel du gain qui est une caractéristique intrinsèque des amplificateurs de tension précédents.

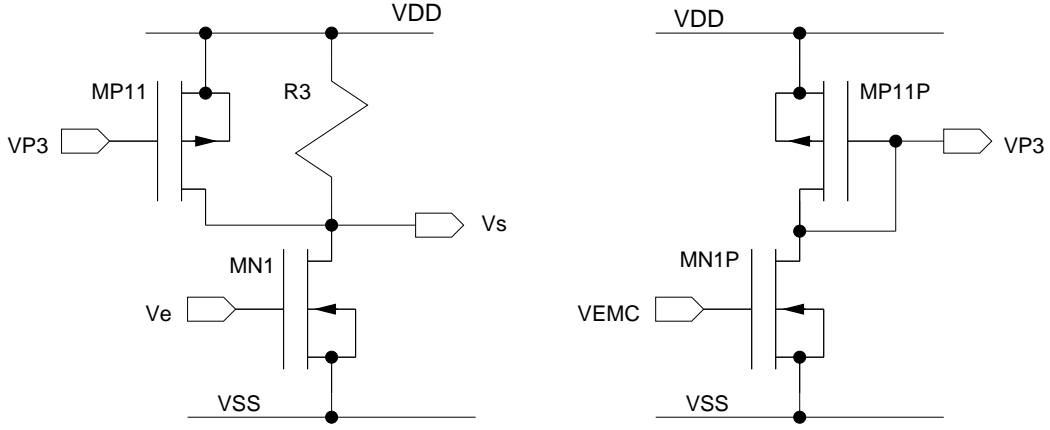


FIGURE 8 –

*Amplificateur générique avec source de courant auxiliaire  
et un circuit de polarisation associé*

### 2.3.1 Amplificateurs télescopiques

Si nous considérons l'amplificateur correspondant au circuit gauche de la *figure 8*, la source de courant auxiliaire est simplement synthétisée à partir du transistor MP11 polarisé en régime saturé afin qu'il puisse présenter une conductance de sortie très nettement inférieure à la conductance passive  $G_3$ . La technique est également directement utilisable avec une charge active ohmique ou saturée.

#### - Performances

Si nous utilisons le formalisme de l'amplificateur générique, pour le gain statique, avec  $J_0 = ISD_{M11}$ , on peut écrire

$$A_0 = \frac{gm_1}{gds_1 + gds_{11} + G_3 + Gl} \approx 2 \frac{I_0}{VEG_1} \frac{1}{\frac{I_0}{L_1 VE_1} + \frac{J_0}{L_{11} VE_{11}} + G_3 + Gl}$$

soit avec

$$G_3 = \frac{VDD - VSMC}{I_0 - J_0}$$

$$A_0 \approx \frac{2}{VEG_1} \frac{1}{\frac{I_0}{L_1 VE_1} + \frac{1}{VDD - VSMC} (1 - \frac{J_0}{I_0}) + \frac{J_0}{I_0} \frac{1}{L_{11} VE_{11}} + \frac{Gl}{I_0}}$$

La condition  $J_0 < I_0$  devant être remplie, avec  $I_0 = J_0$  on peut définir un gain maximum physiquement réalisable correspondant à  $G_3 = 0$

$$A_0^{max} = \frac{gm_1}{gds_1 + gds_{11} + Gl}$$

Toutefois, si on considère la sensibilité du gain vis à vis du rapport  $K = J_0/I_0$

$$S_K^A = \frac{dA}{A} \frac{K}{dK} = \frac{dLog(A)}{dLog(K)}$$

il est clair que cette sensibilité est d'autant plus importante que le gain ciblé est grand. Pour les autres indices de performances, comparativement aux circuits précédents, il est

évident que l'amplificateur de tension avec source de courant auxiliaire est caractérisé par une augmentation du bruit par le fait de MP11 et une augmentation de la résistance de sortie ( $R_s \approx R_3$ ).

- **Etude de l'influence du circuit de polarisation**

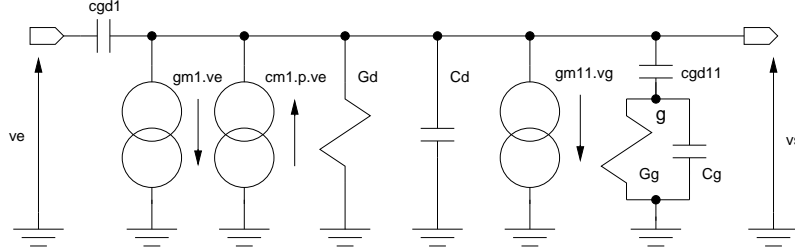


FIGURE 9 –

Modèle de calcul pour la mise en évidence de l'influence du circuit de polarisation

- *Sur la réponse en fréquence*

La fixation de la tension de polarisation VP3 devant être assurée par un [miroir de courant](#), on peut utiliser le circuit présenté à droite de la *figure 8*. En fixant le courant de drain de M11P donc de M11 à partir du courant de polarisation de M1, puisque M1 et M1P sont appariés et ont la même tension de grille VEMC, on stabilise le gain statique en stabilisant le courant circulant dans R3. Etant donné la relative simplicité du circuit, on peut étudier l'influence du circuit de polarisation sur la réponse en fréquence de l'amplificateur. Pour ce faire, on utilise le modèle de calcul de *figure 9*. On détermine ainsi la fonction de transfert

$$\frac{v_s}{v_e} = -gm_1 Gg \frac{(1 - \frac{cgd_1 + cm_1}{gm_1} p)(1 + \frac{cgd_1 + Cg}{Gg} p)}{p^2 + d_1 p + d_0}$$

avec

$$d_1 = \frac{Gd(cgd_{11} + Cg) + Gg(Cd + cgd_1 + cgd_{11}) + gm_{11} cgd_{11}}{(Cd + cgd_1)(cgd_{11} + Cg) + cgd_{11} Cg}$$

et

$$d_0 = \frac{GdGg}{(Cd + cgd_1)(cgd_{11} + Cg) + cgd_{11} Cg}.$$

Dans cette expression

$$Gg \approx gm_{11p} + gds_{11p} + gds_{1p}$$

et

$$Cg \approx cgs_{11p} + cgs_{11} + cdb_{11p} + cdb_{1p} + cgd_{1p}.$$

On constate que selon la valeur des différents paramètres entrant dans la constitution de la fonction de transfert du deuxième ordre, le circuit de polarisation est susceptible d'avoir une influence non négligeable sur le comportement en fréquence de l'amplificateur. Toutefois, si nous nous plaçons dans une configuration telle que  $Cd$  et  $Cg \gg cgd_i$ , on peut écrire

$$\frac{v_s}{v_e} \approx -gm_1 Gg \frac{(1 - \frac{cgd_1 + cm_1}{gm_1} p)(1 + \frac{cgd_1 + Cg}{Gg} p)}{p^2 + (\frac{Gd}{Cd} + \frac{Gg}{Cg})p + \frac{GdGg}{CdCg}} = -\frac{gm_1}{Gd} \frac{1 - \frac{cgd_1 + cm_1}{gm_1} p}{1 + \frac{Cd + cgd_1}{Gd} p}.$$

Ainsi, si la capacité de sortie est très supérieure aux différentes capacités intrinsèques de l'amplificateur (condition à vérifier), il est toujours possible de placer un condensateur de découplage (typiquement synthétisé avec un transistor MOS) sur la grille du transistor de polarisation pour s'affranchir de l'influence du circuit de polarisation. On notera le caractère général de cette observation, puisqu'elle peut être étendue à la plupart des circuits actifs de l'électronique analogique nécessitant un circuit de polarisation.

- Sur la précision du gain

Comme noté précédemment, l'amplificateur avec source de courant peut être très sensible à une erreur sur le rapport de courant  $K=J_0/I_0$ . Ors, si on prend en compte l'influence de la tensions drain-source sur la tension de décalage (DIBL), il est clair qu'une erreur systématique est générée si la tension  $V_{GS}=V_{DS}$  de MP11P est différente de la tension  $V_{DS}$  de MP11. Pour des valeurs de  $K$  très proche de l'unité, l'erreur systématique peut ainsi être facilement telle que la condition  $J_0 < I_0$  soit violée et que la fonctionnalité soit mise en question.

### 2.3.2 Les amplificateurs repliés

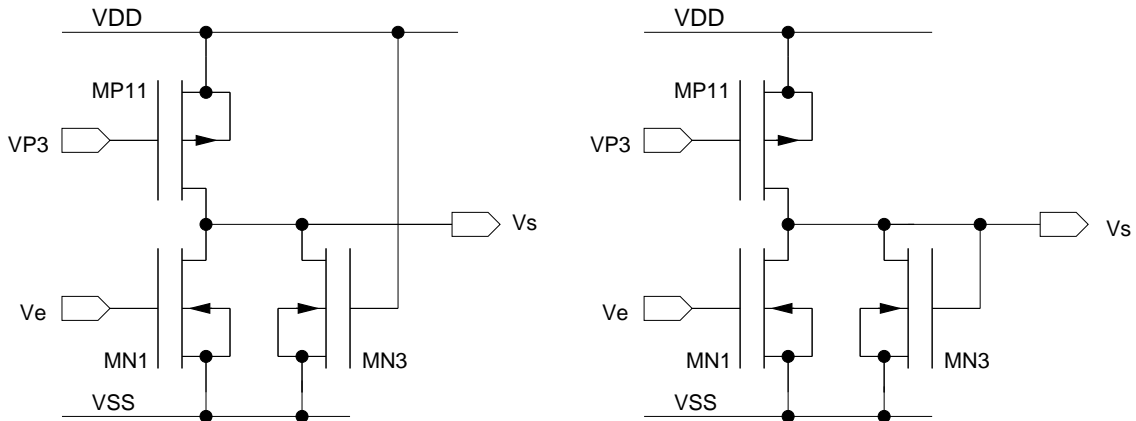


FIGURE 10 –

*Amplificateurs à charge active repliée*

En [repliant](#)

la charge passive ou active des amplificateurs standards (télescopiques) et en utilisant la source de courant comme élément de réglage, on obtient une seconde technique autorisant un contrôle du gain des amplificateurs et offrant une souplesse pour la fixation de la tension de mode commun en sortie (VSMC). Cette technique est mise en œuvre par les deux circuits de la *figure 10*. L'opération de repliement étant une manipulation topologique "blanche" en terme de schéma équivalent petit signal (ormis la prise en compte des paramètres petits signaux de la source de courant), on peut toujours utiliser le formalisme de l'amplificateur générique, et écrire pour le gain statique, avec  $J_0 = ISD_{M11}$  et en considérant l'amplificateur à charge active saturée

$$A_0 = \frac{gm_1}{gds_1 + gds_{11} + G_3 + Gl} \approx 2 \frac{I_0}{VEG_1} \frac{1}{\frac{I_0}{L_1 VE_1} + \frac{J_0}{L_{11} VE_{11}} + 2 \frac{J_0 - I_0}{VEG_3} + Gl}.$$

La condition de fonctionnalité  $J_0 > I_0$  étant remplie, on constate l'effectivité d'un réglage du gain statique à partir d'une valeur maximum

$$A_0^{max} = \frac{gm_1}{gds_1 + gds_{11} + Gl}.$$

D'autre part, avec  $J_0 > I_0$  et

$$gm_3 \gg gds_i \text{ et } Gl$$

on obtient pour le régime saturé l'expression approximative

$$A_0 \approx \frac{VEG_3}{VEG_1} \frac{1}{J_0/I_0 - 1} = \sqrt{\frac{(W/L)_1}{W/L_3}} \sqrt{\frac{1}{J_0/I_0 - 1}}.$$

Grâce au repliement, les transistor M1 et M3 sont de même nature donc avec des dispersions technologiques corrélées. Ainsi, si le rapport  $J_0/I_0$  est fixé avec précision (par exemple à partir du circuit de polarisation de la *figure 8*), le gain statique de l'amplificateur de tension peut ainsi être désensibilisé vis à vis des dispersion technologiques et de la température, avec  $L_1 = L_3$ ,  $W_1 = M_1.W$  et  $W_3 = M_3.W$ .

### 3 Amplificateurs de tension différentiels

De part sa structure symétrique, l'amplificateur différentiel présente intrinsèquement une immunité aux différents signaux parasites de mode commun correspondant aux erreurs systématiques communes aux deux voies d'amplification et pouvant poluer le signal utile de mode différentiel (tension de décalage, dérive en température, composantes de distorsion harmonique paires, bruits d'alimentation ...). Idéalement, il n'est sensible qu'aux erreurs systématiques différentielles, c'est à dire aux erreurs d'appariement entre les deux voies d'amplification. D'autre part, la double polarité du signal différentiel implique un doublement de l'amplitude maximum du signal effectivement traité, améliorant ainsi les caractéristiques dynamiques de l'amplificateur. Enfin, la fonction décalage de tension de la paire différentielle permet de fixer arbitrairement, dans une certaine mesure, la tension effective de grille des transistors d'entrée, ce qui autorise un contrôle du gain statique de l'amplificateur.

#### 3.1 L'amplificateur générique à charges résistives

##### 3.1.1 Constitution

L'amplificateur différentiel de tension générique à charges résistives de la *figure 11* est simplement constitué d'une [paire différentielle](#)

de type N (éventuellement P pour un amplificateur de type P) associée à une paire de résistances passives identiques.

##### 3.1.2 Performances petit signal pour le mode différentiel

Pour étudier les performances des amplificateurs de tension différentiels, on peut utiliser le principe du [demi-circuit](#)

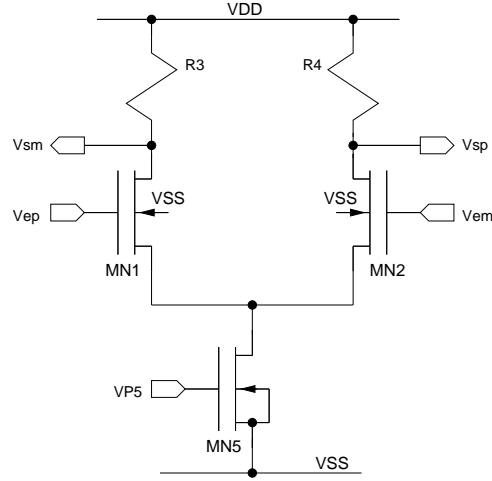


FIGURE 11 –

*Amplificateur générique à charges résistives*

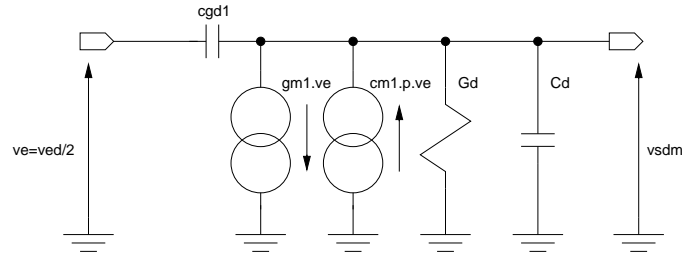


FIGURE 12 –

*Modèle petit signal de l'amplificateur générique à charges résistives pour le mode différentiel*

sur le montage de la *figure 11*. Ce faisant, on arrive directement au schéma équivalent petit signal de la *figure 12*, topologiquement identique au schéma équivalent petit signal de l'amplificateur simple générique à charge résistive et permettant d'écrire

$$Ad(\omega) = \frac{vsd}{ved} = \frac{vsdp - vsdm}{vedp - vedm} = \frac{gm_1}{Gd} \frac{1 - \frac{cgd_1 + cm_1}{gm_1} p}{1 + \frac{Cd + cgd_1}{Gd} p}$$

Pour le gain statique, avec  $I_0 = Ids_5 = 2Ids_1$ , on obtient

$$Ad_0 = \frac{gm_1}{Gd} \approx \frac{I_0}{VEG_1} \frac{1}{\frac{I_0}{2L_1VE_1} + \frac{1}{R_3} + \frac{1}{Rl}}$$

Ainsi, avec

$$R_3 = \frac{VDD - VSMC}{Ids_1} \ll Rl \text{ et } R_3 \ll 1/gds_1$$

et en forte inversion, le gain statique a pour valeur approximative

$$Ad_0 \approx 2 \frac{VDD - VSMC}{VEG_1}$$

Ainsi, contrairement à l'amplificateur simple, le gain statique n'est plus une caractéris-

tique intrinsèque puisqu'il dépend des tensions effective de grille de la paire différentielle. La tension VDD-VSMC étant considérée comme une donnée extrinsèque, il prend une valeur maximum pour une tension effective d'entrée  $VEG_1 \leq 0$  telle que le transistor MN1 soit en faible inversion. Ce faisant, on obtient

$$Ad_0^{max} \approx \frac{VDD-VSMC}{\eta Vt} \approx \frac{VDD-VSMC}{2.5 \cdot 0.025}.$$

En terme fréquentiel, l'amplificateur de tension différentiel est caractérisé par un pôle réel

$$Fp = \frac{1}{2\pi} \frac{Gd}{Cd + cgd_1} \approx \frac{1}{2\pi} \frac{1}{Cd R_3}$$

et un zéro réel

$$Fz = \frac{1}{2\pi} \frac{gm_1}{cgd_1 + cm_1}.$$

### - Impédance de sortie

De part le principe du demi-circuit, l'impédance de sortie différentielle a pour valeur

$$Zsd = \frac{2}{Gd + (Cd + cgd_1)p}$$

décomposable en une partie résistive

$$Rsd = \frac{2}{Gd} \approx 2R_3 = 4 \frac{VDD - VSMC}{I0}$$

et une partie capacitive correspondant à la somme des capacités connectées différentiellement sur les nœuds de sortie.

### - Impédance d'entrée

L'impédance d'entrée est purement capacitive, en basses fréquences, la capacité sur l'entrée **ep** ayant pour valeur approximative

$$Cep \approx cgs_1 + cgd_1(1 + Ad_0)$$

on peut écrire

$$Ced \approx 0,5(cgs_1 + cgd_1(1 + Ad_0)).$$

### - Bruit

De part le principe du demi-circuit, à partir du schéma de principe de la *figure 6* et par superposition, on détermine le courant de bruit

$$ind_s = 2(in_1 + in_3)$$

correspondant à la densité spectrale

$$Sid_s = 2(Si_1 + Si_3)$$

et à la d.s.p. de bruit équivalente en entrée

$$Svd_e = 2Sv_1 \left( 1 + \frac{G_3^2}{gm_1^2} \frac{Sv_3}{Sv_1} \right).$$

En séparant la composante de bruit thermique de la composante de bruit en  $1/f$ , et en considérant que le bruit de la résistance est purement thermique, on obtient pour le bruit thermique

$$Svde(th) \approx \frac{cst}{gm_1} \left( 1 + \frac{3}{2} \frac{G_3}{gm_1} \right) = cst \frac{VEG_1}{I_0} \left( 1 + \left| \frac{VEG_1}{V_{DD} - V_{SMC}} \right| \right).$$

Le bruit thermique généré par l'amplificateur de tension générique différentiel est minimisé en maximisant la transconductance des transistors de la paire différentielle (faible tension effective de grille et fort courant de polarisation). Quant au bruit en  $1/f$ , s'écrivant

$$Svde(1/f) = \frac{KF}{CoxW_1L_1} \frac{1}{f},$$

il est inversement proportionnel à la taille du transistor MN1, c'est à dire inversement proportionnel à la transconductance des transistors et de leur longueur.

### 3.1.3 Performances petit signal pour le mode commun

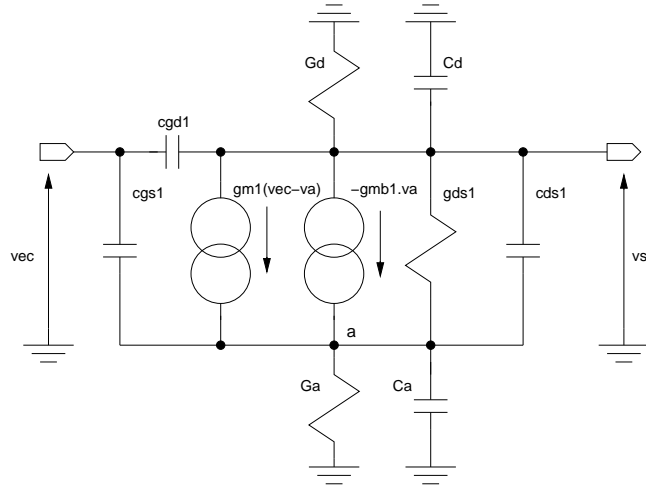


FIGURE 13 –

*Modèle petit signal de l'amplificateur générique  
à charges résistives pour le mode commun*

En considérant le modèle petit signal de la *figure 13* on détermine la fonction de transfert

$$\frac{vsc}{vec} = \frac{n_2 p^2 + n_1 p + n_0}{d_2 p^2 + d_1 p + d_0}$$

avec

$$\begin{aligned} n_2 &= cgs_1(cgd_1 + cds_1) + cgd_1(Ca + cds_1) \\ n_1 &= -gm_1Ca + (gmb_1 + gds_1)cgs_1 + (G1 + Ga)cgd_1 \\ n_0 &= -gm_1Ga \end{aligned}$$



et

$$\begin{aligned}d_2 &= (Ca + cgs_1)(Cd + cgd_1 + cds_1) + (cgd_1 + Cd)c ds_1 \\d_1 &= (Gd + gds_1)(Ca + cgs_1 + cds_1) + (G1 + Ga)(Cd + cgd_1) + cds_1 Ga \\d_0 &= Gd(G1 + Ga) + gds_1 Ga\end{aligned}$$

et

$$G1 = gm_1 + gmb_1 + gds_1.$$

Le gain statique caractérisant le gain de mode commun

$$Ac_0 = -\frac{gm_1 Ga}{Gd(G1 + Ga) + gds_1 Ga} \approx \frac{Ga}{Gd} \frac{1}{1 + \frac{gmb_1}{gm_1}}$$

normalement inférieur à l'unité, peut être fortement réduit, si la tension d'alimentation associé à la technologie le permet, en cascodant la source de courant MN5. Quant au comportement en fréquence, on peut noter la présence d'un zéro réel de valeur

$$w_z \approx \frac{Ga}{Ca}$$

fortement dépendant des capacités parasites présentes sur la source de la paire différentielle, de ce fait le gain de mode commun est susceptible de présenter une forte surtension au voisinage de la fréquence de coupure de l'amplificateur pour une charge capacitive Cl de faible valeur.

### 3.1.4 Tensions de décalages

#### - Tension résiduelle de sortie déterministe

De part le calage sur le pas de grille des dimensions du transistor signal et de la résistance de charge, l'amplificateur présente une tension résiduelle de sortie systématique de nature déterministe d'autant plus importante que les dimensions des composants sont faibles (le pas de grille est de l'ordre de  $L_{min}/10$ ). Cette erreur ne peut être réduite que part surdimensionnement. Cette composante déterministe affectant de manière identique les deux branches de l'amplificateur n'affecte que la tension de mode commun. Elle se superpose à la tension résiduelle de sortie générée par les erreurs globales sur les paramètres technologiques de fabrication.

#### - Tension de décalage statistique

La tension de décalage est de nature statistique puisqu'elle a pour origine l'erreur d'appariement entre les deux transistors de la paire différentielle et l'erreur d'appariement entre les deux résistances de charge. Pour son calcul, on peut utiliser le modèle transconductance de la *figure 14*. Ainsi, en terme de variance, avec

$$\sigma^2(dIs) = \sigma^2(dIs_1) + \sigma^2(dIR_3)$$

et

$$Gm \approx gm_1$$

on peut considérer que le courant dIs est généré par la tension d'entrée fictive  $ED_0$  telle que

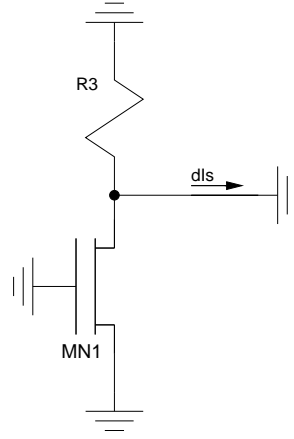


FIGURE 14 –

*Modèle de calcul pour la composante statistique de la tension de décalage*

$$\sigma^2(ED_0) = \frac{\sigma^2(dIs)}{gm_1^2} = \frac{\sigma^2(dIds_1)}{gm_1^2} + \frac{\sigma^2(dI_{R3})}{gm_1^2}$$

correspondant à l'écart type

$$\sigma(ED_0) \approx \sqrt{\sigma^2\left(\frac{dIds_1}{Ids_1}\right)\frac{VEG_1^2}{4} + \sigma^2\left(\frac{dI_{R3}}{I_{R3}}\right)\frac{VEG_1^2}{4}}.$$

En termes de paramètres électriques, à partir du [modèle statistique](#) du transistor MOS en régime saturé, avec

$$Ids_1 = \frac{\beta_1}{2}(Vgs_1 - VTH_1)^2(1 + \lambda_1 Vds_1) \approx \frac{\beta_1}{2}(Vgs_1 - VTH_1)^2$$

et

$$\sigma^2\left(\frac{dIds_1}{Ids_1}\right) = \sigma^2\left(\frac{d\beta_1}{\beta_1}\right) + \frac{4}{VEG_1^2}\sigma^2(dVTH_1)$$

et

$$\text{Log}(I_{R3}) = \text{Log}(V_{R3}) - \text{Log}(R3)$$

impliquant

$$\frac{dI_{R3}}{I_{R3}} = \frac{dV_{R3}}{V_{R3}} - \frac{dR3}{R3} = -\frac{dR3}{R3}$$

puisque

$$dV_{R3} = 0$$

on obtient

$$\sigma(ED_0) = \sqrt{\sigma^2\left(\frac{d\beta_1}{\beta_1}\right)\frac{VEG_1^2}{4} + \sigma^2 dVTH_1 + \sigma^2\left(\frac{dR3}{R3}\right)\frac{VEG_1^2}{4}}$$

soit en termes de constantes technologique d'erreur d'appariement

$$\sigma(ED_0) = \sqrt{\left(\frac{A_{\beta_1}^2}{2(WL)_1} + \sigma^2\left(\frac{dR3}{R3}\right)\right)\frac{VEG_1^2}{4} + \frac{A_{VTH_1}^2}{2(WL)_1}}.$$

soit

$$\sigma(ED_0) = VEG_1 \sqrt{\frac{\beta_1 A_{\beta_1}^2}{8 L_1^2 I_0} VEG_1^2 + \frac{\beta_1 A_{VTH_1}^2}{2 L_1^2 I_0} + \frac{1}{4} \sigma^2 \left( \frac{dR_3}{R_3} \right)}.$$

Une minimisation de la tension de décalage peut s'effectuer avec des transistors d'entrée ayant une grande longueur, une faible tension effective de grille et un fort courant de polarisation et avec des résistances de charge **géométriquement** surdimensionnées.

### 3.1.5 Distorsion harmonique

La charge résistive étant linéaire, les harmoniques sont uniquement générées par le courant différentiel. La distorsion de l'amplificateur de tension est donc celle de la **paire différentielle**

. Les distorsions de rang paire sont donc nulles et la distorsion de troisième rang a pour valeur

$$HD_3 = \frac{1}{32} \left( \frac{V_{eM}}{VEG_1} \right)^2.$$

## 3.2 Amplificateurs à charges actives

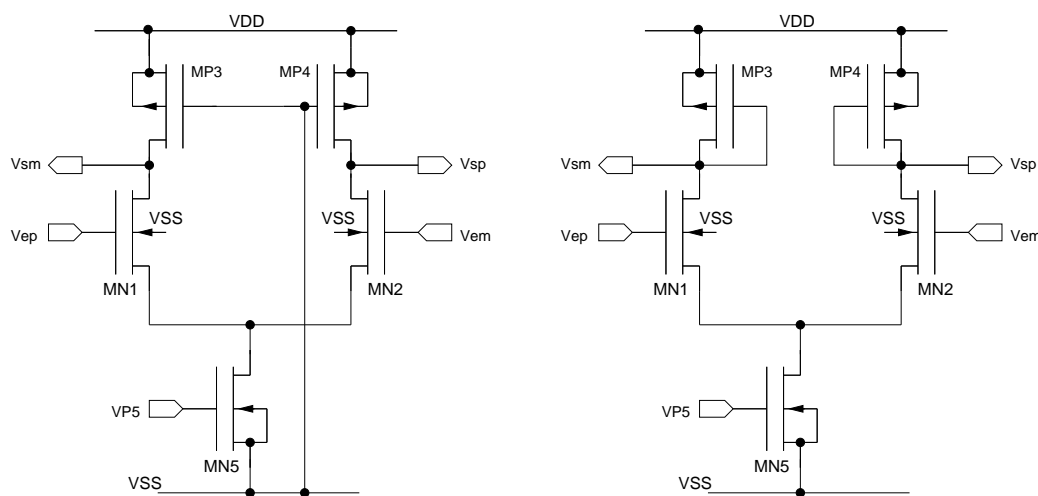


FIGURE 15 –

*Amplificateurs à charges actives*

Les deux amplificateurs à charges actives de la *figure 15* sont obtenues en remplaçant les résistances de l'amplificateur générique par deux transistors polarisés en zone ohmique ou par deux transistors en connexion diode. De part le principe du demi-circuit, leurs performances peuvent être directement déduite des performances des amplificateurs simples correspondant. Ainsi, l'amplificateur à charges saturées est caractérisé par un gain statique

$$Ad_0 \approx \frac{|VEG_3|}{VEG_1} = \frac{\frac{VDD-VSS}{2} - |VTH_3|}{VGS_1 - VTH_1}.$$

### 3.3 Amplificateur à réaction positive partielle

#### 3.3.1 Constitution

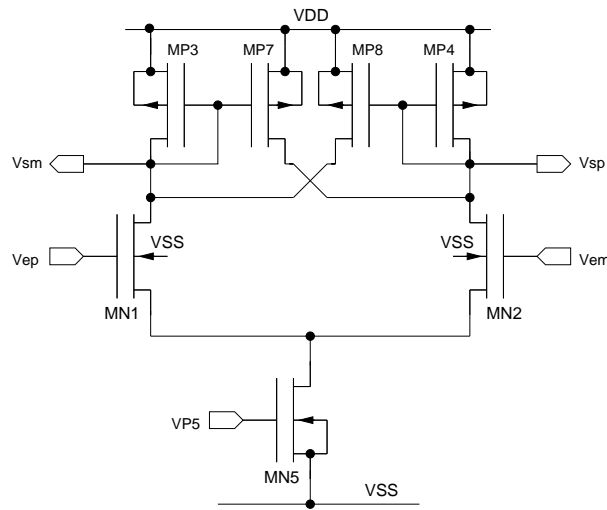


FIGURE 16 –

*Amplificateurs avec réaction positive partielle*

L'obtention d'une distorsion harmonique de valeur raisonnable impliquant une valeur de tension effective de grille conséquente (qqs dixièmes de Volt) pour la paire différentielle, le gain statique de l'amplificateur à charges actives saturées est pratiquement limité à quelques unités. Afin de lever cette contrainte, on peut augmenter la valeur du gain par un dispositif en parallèle sur la charge présentant une résistance négative. Cette fonctionnalité est réalisé par le jeu de transistors MP7 et MP8 de *figure 16*.

#### 3.3.2 Performances petit signal pour le mode différentiel

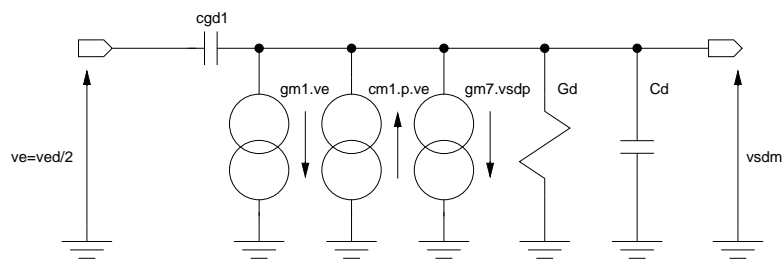


FIGURE 17 –

*Modèle petit signal de l'amplificateur à réaction positive partielle pour le mode différentiel*

En considérant le modèle petit signal de la *figure 17*, correspondant au demi-circuit de la *figure 16* on détermine la fonction de transfert

$$Ad(\omega) = \frac{vsd}{ved} = \frac{gm_1 - (cgd_1 + cm_1)p}{Gd - gm_7 + (Cd + cgd_1)p}$$

caractérisée par un gain statique

$$Ad_0 = \frac{gm_1}{gm_3 - gm_7 + gds_1 + gds_3 + gds_7 + Gl} \approx \frac{gm_1}{gm_3 - gm_7} = \frac{gm_1}{gm_3} \frac{1}{1 - \frac{gm_7}{gm_3}}.$$

Ainsi, avec les conditions optimales d'appariement

$$L_3 = L_7 = L \quad \text{et} \quad W_3 = M_3W \quad \text{et} \quad W_7 = M_7W$$

$$Ad_0 = \frac{VDD - VSMC - |VTH_3|}{VEG_1} \frac{\frac{M_3}{M_7} + 1}{\frac{M_3}{M_7} - 1}.$$

Le gain statique peut donc être fixé arbitrairement avec toutefois une sensibilité au rapport

$$K = \frac{M_3}{M_7} > 1$$

$$S_K^A = \frac{dA}{A} \frac{K}{dK} = \frac{dLog(A)}{dLog(K)} = \frac{-2K}{K^2 - 1}$$

fonction de la précision de l'appariement et d'autant plus importante que le gain ciblé est grand.

### 3.3.3 Performances petit signal pour le mode commun

Les performances petit signal pour le mode commun peuvent directement être calculées à partir du modèle de la *figure 13*. Ainsi, avec

$$Gd = gm_3 + gm_7 + Gl$$

le gain statique caractérisant le gain de mode commun prend la valeur

$$Ac_0 \approx \frac{Ga}{Gd} \frac{1}{1 + \frac{gmb_1}{gm_1}} = \frac{Ga}{gm_3 + gm_7 + Gl} \frac{1}{1 + \frac{gmb_1}{gm_1}}$$

fonction de la somme des transconductances des transistor M3 et M7 et de ce fait très peu dépendant du gain statique du mode différentiel.

## 3.4 Amplificateurs avec contre réaction locale sur le mode commun

Pour des gains statiques élevés (typiquement supérieur à la dizaine), l'amplificateur à réaction positive partielle est généralement caractérisé par une forte sensibilité aux erreurs d'appariement et une faible fréquence de coupure de part le grand nombre de repliement devant affecter les transistors de charge. Les amplificateurs avec contre réaction locale sur le mode commun permettent de s'affranchir partiellement de ces limitations en réalisant une décorrélération topologique entre le mode mode différentiel et le mode commun.

### 3.4.1 Détecteur du mode commun imbriqué avec la charge

#### - Constitution et principe de fonctionnement

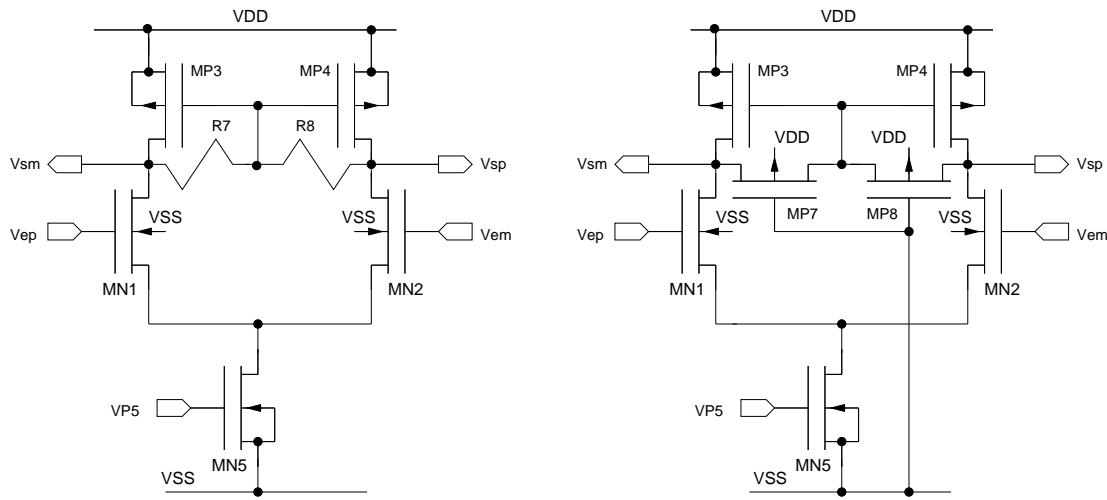


FIGURE 18 –

*Amplificateurs à contre réaction locale sur le mode commun avec détecteur du mode commun imbriqué avec la charge*

Les circuits de la *figure 18* correspondent à la version charge résistive passive et à la version charge ohmique active de l'amplificateur. Le fonctionnement des deux circuits peut facilement être expliqué à partir des schémas conceptuels équivalents de la *figure 19* basés sur principe du demi-circuit. En effet, pour le mode différentiel les transistors M3 et M4 sont électriquement inactifs (la tension  $V_{GS}$  est nulle) alors que les résistances R7 et R8 sont connectées entre les drains de la paire différentielle et la masse petit signal. De ce fait, pour le mode différentiel le gain est celui de l'amplificateur à charge résistive mais sans la limitation imposée par le respect de la tension de sortie de mode commun (VSMC), puisque si on considère le schéma conceptuel pour le mode commun, cette dernière est uniquement fixée par la tension  $V_{GS}$  des transistors de charge configurés en diode MOS (aucun courant ne circule entre le drain et la grille du transistor MOS).

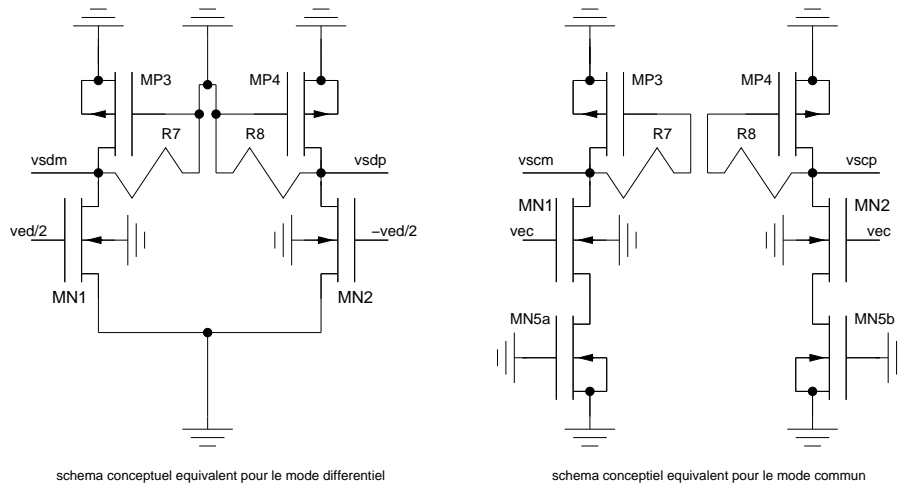
#### - Performances

En terme de performances, le gain statique différentiel peut être théoriquement fixé arbitrairement, pratiquement il est limité par les conductances de sortie des transistors MOS. Le gain de mode commun correspond au gain de mode commun de l'amplificateur à charge actives saturées. Quant au choix entre résistance passive ou active, il s'effectue selon des critères de distorsions harmoniques, la version résistive passive étant normalement plus performante.

### 3.4.2 Détecteur du mode commun en série avec la charge

#### - Constitution et principe de fonctionnement

Les circuits de la *figure 20* correspondent à la version charge résistive passive et à la version charge ohmique active de l'amplificateur. Contrairement au circuit précédent



schema conceptuel equivalent pour le mode différentiel

schema conceptuel equivalent pour le mode commun

FIGURE 19 –

*Schémas conceptuels équivalents  
pour le mode différentiel et pour le mode commun*

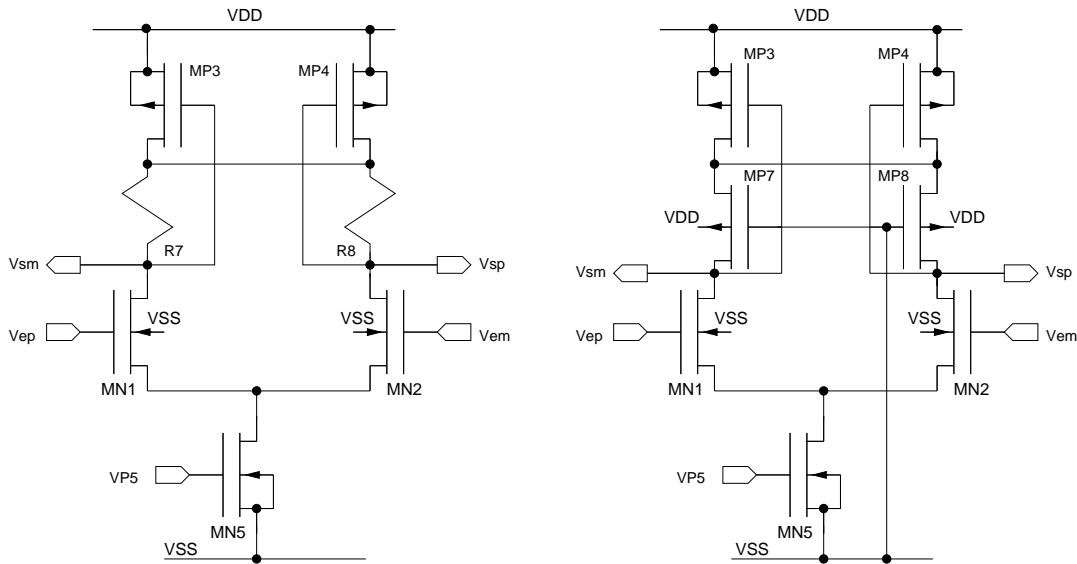


FIGURE 20 –

*Amplificateurs avec contre réaction locale sur le mode commun  
et avec détecteur du mode commun en série avec la charge*

où les charges sont imbriquées avec le détecteur du mode commun, ce dernier est en série avec la charge. Le fonctionnement des deux circuits peut également être expliqué à partir des schémas conceptuels équivalents de la *figure 21*. Pour le mode différentiel les transistors M3 et M4 ayant leur drain électriquement connecté la masse, les résistances R7 et R8 sont donc connectées entre les drains de la paire différentielle et cette masse. Pour le mode différentiel le gain est celui de l'amplificateur à charge résistive mais sans la limitation imposée par le respect de la tension de sortie de mode commun (VSMC) puisque si on considère le schéma conceptuel pour le mode commun, cette dernière est fixée directement par la tension VGS des transistors de charge.

## - Performances

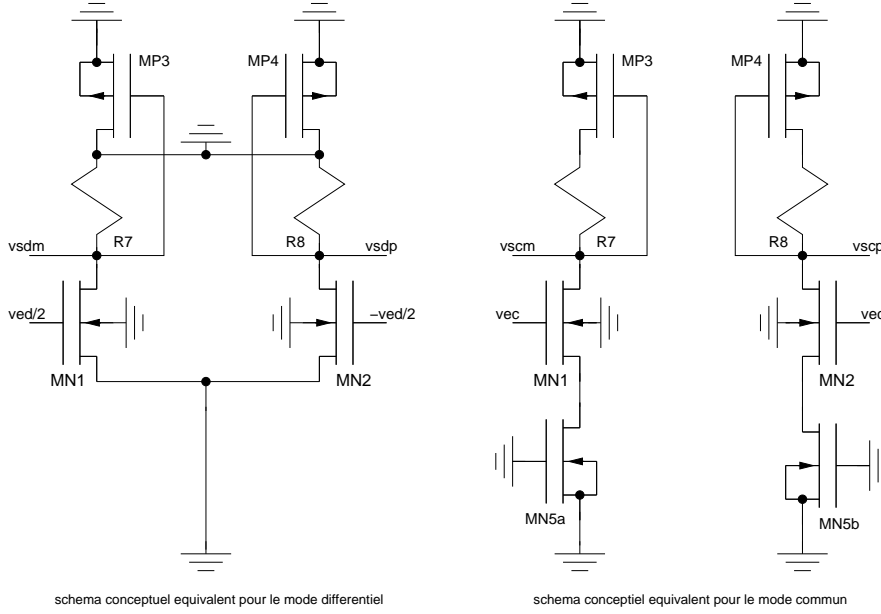


FIGURE 21 –

*Schémas conceptuels équivalents  
pour le mode différentiel et pour le mode commun*

Pour le mode différentiel, le gain statique peut être fixé arbitrairement, tout en étant pratiquement limité par les conductances de sortie des transistors MOS, d'autre part, contrairement au circuit précédent, les capacités de grille les transistors M3 et M4 peuvent avoir une incidence notable sur la réponse en fréquence. On notera que le choix entre résistance passive ou active, s'effectue selon des critères de distorsions harmoniques, la version résistive passive étant normalement plus performante. Quant à la détermination du gain de mode commun il nécessite l'utilisation du modèle de calcul de la *figure 22* permettant la détermination de la caractéristique statique

$$AC_0 = -\frac{gm_1 Ga}{G1 + Ga} \frac{1}{\frac{gds_1 Ga}{G1 + Ga} + G1 + G7 \frac{gm_3 + gds_3}{gds_3 + G7}}$$

La valeur du gain statique est donc fortement dépendante du régime de fonctionnement des transistors M3 et M4 pouvant varier du régime ohmique au régime saturé selon le gain différentiel ciblé et le courant de polarisation I0 de la paire différentielle.

### 3.5 Les amplificateurs repliés

La technique du repliement mise en œuvre sur le l'amplicateur à charge résistive est représentée sur la *figure 23*. Bien entendu tous les amplificateurs différentiels télescopiques précédents peuvent être repliés et leurs performances peuvent être trivialement déduites. On notera que de part le principe du demi-circuit le circuit de polarisation permettant la fixation précise du courant dans les transistors de charge n'a aucune influence sur les performances du mode différentiel. On notera également qu'en terme de contrainte de repliement l'expression

$$M_{M5P} = \frac{M_{M5} M_{M1}}{2M_{M1P}}$$



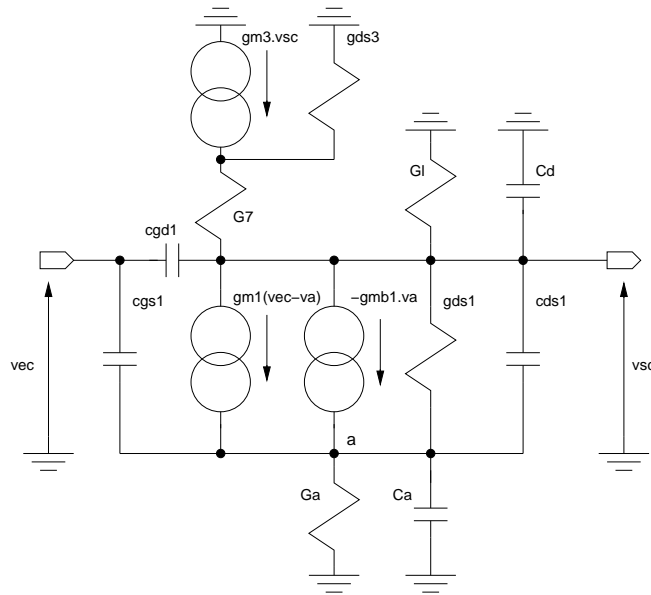


FIGURE 22 –

*Modèle petit signal de l'amplificateur différentiel avec contre réaction locale en série pour le calcul du mode commun*

doit correspondre à un entier.

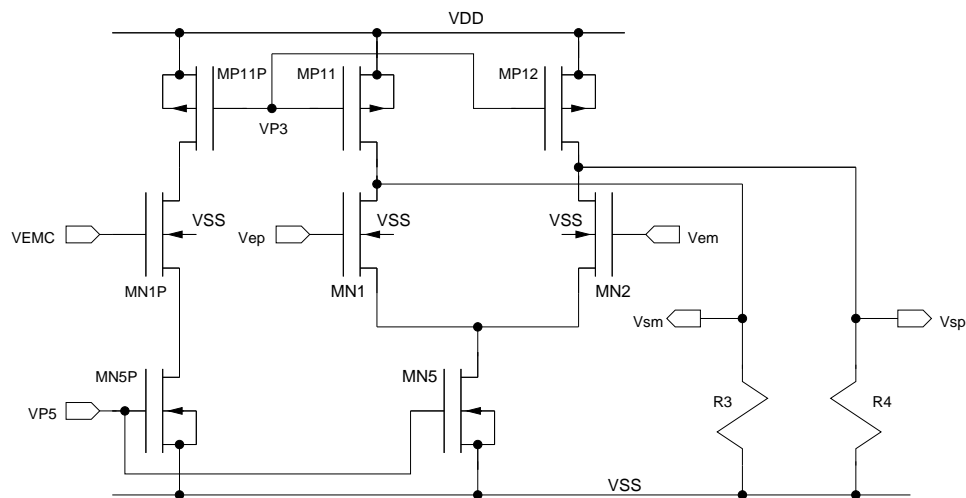


FIGURE 23 –

*l'amplificateur de tension différentiel replié générique*

## 4 Amplificateurs de tension pseudo-différentiel

Les montages [pseudo-différentiels](#) sont principalement utilisés en très basse alimentation pour s'affranchir de la tension VDS de polarisation de la source de courant. Comme le montre le schéma de la [figure 24](#) un amplificateur de tension pseudo-différentiel est simplement constitué de deux amplificateurs simples travaillant en parallèle. Le principe du demi-circuit étant



de la fonction de transfert

$$\frac{v_{sc}}{v_{ec}} = - \frac{gm_1 - cgd_1 p}{Gd + G7 \frac{gm_3 + gds_3}{G7 + gds_3} + (Cd + cgd_1)p}$$

conduisant au gain de mode commun statique

$$Ac_0 = - \frac{gm_1}{Gd + G7 \frac{gm_3 + gds_3}{G7 + gds_3}} \approx - \frac{gm_1}{gm_3}$$

Cette valeur de gain statique est fortement dépendante du régime de fonctionnement des transistors M3 et M4 pouvant varier du régime ohmique au régime saturé selon le gain différentiel ciblé et le courant de polarisation. Ainsi, un gain différentiel très grand conduira à une forte chute de tension aux bornes de la charge donc à un fonctionnement de M3 et M4 en régime ohmique et avec

$$gds_3 \gg gm_3 \text{ et } gds_3 \gg G7$$

on obtient un gain statique de mode commun

$$Ac_0 = - \frac{gm_1}{Gd + G7}$$

comparable au gain du mode différentiel.

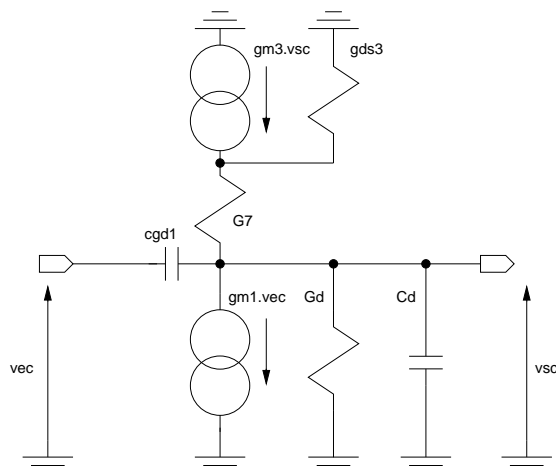


FIGURE 26 –

*Modèle petit signal de l'amplificateur pseudo-différentiel avec contre réaction locale en série pour le calcul du mode commun*

## 5 Stabilisation des performances

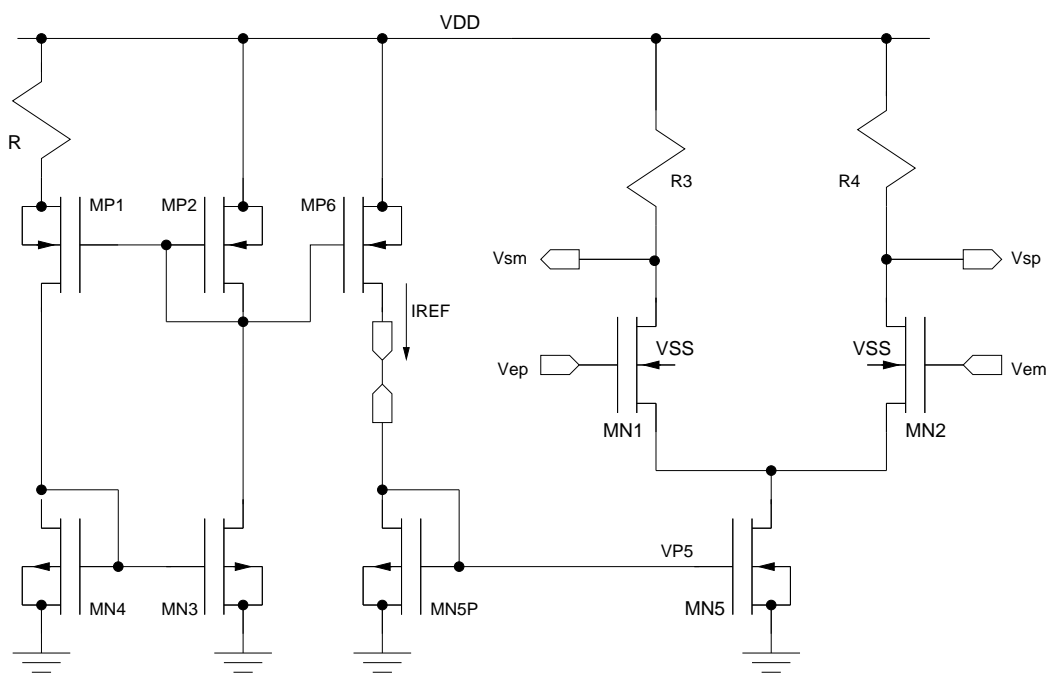


FIGURE 27 –

*Stabilisation de l'amplificateur de tension à charges résistives  
par une référence de courant à  $G_m$  constante*