

OCEANE

Outils pour la Conception et l'Enseignement des circuits intégrés ANalogiquEs

jacky.porte@enst.fr

Table des matières

1	La conception analogique	2
1.1	Nécessité de l'électronique analogique	2
1.2	Nécessité d'outils de CAO analogique	2
1.3	Nécessité de didacticiels pour la CAO analogique	3
1.4	Caractéristiques essentielles d'une conception analogique	3
2	Le logiciel OCEANE	4
2.1	La structure	4
2.2	Le séquençement du flot de conception	4
2.3	L'autoformation	5
2.4	Situation d'OCEANE dans un flot de conception industriel	5
3	Les différents outils d'OCEANE	6
3.1	Le COMpilateur de DISpositifs PHYsique COMDIPHY	6
3.2	Le COMpilateur de DISpositifs ACTifs COMDIAC	6
3.2.1	Fonction et principes généraux	6
3.2.2	Exploration de l'espace de conception	7
3.2.3	Exploration des influences	7
3.2.4	Conception de dispositifs non implantés dans COMDIAC	7
3.3	Le COMpilateur de MACROmodèles COMMACRO	7
3.4	Le COMpilateur de DISpositifs COMposites COMDICOM	8
3.5	L'ENVironnement FILTrage ENVFILT	8
3.5.1	Fonction et structure	8
3.5.2	L'outil PSYFICAS	8
3.5.3	Le COMpilateur de CELLules de Filtrage	8
3.6	L'ENVironnement de SIMUlation ENVSIMU	8

1 La conception analogique

1.1 Nécessité de l'électronique analogique

Si dans la plupart des systèmes électroniques, le traitement du signal est réalisé numériquement par un processeur numérique (D.S.P.), principalement pour des raisons de précision et d'immunité au bruit, la nature analogique et temps continu des signaux physiques à traiter, rend impossible l'élimination complète de la circuiterie analogique. Des circuits d'interfaçage sont donc requis. Ainsi, dans un environnement physiquement hétérogène, le signal à traiter doit tout d'abord être prélevé par un capteur qui transformera l'information acoustique (microphone), lumineuse (cellule photo-électrique), de vitesse (accéléromètre), électromagnétique (antenne), ..., en un signal électrique. Ensuite, devant être converti par un convertisseur analogique \rightarrow numérique (C.A.N.), le signal électrique doit être traité par un processeur analogique de signal (A.S.P.) qui le conformera, c'est à dire l'adaptera aux caractéristiques du convertisseur en lui faisant subir un certain nombre d'opérations analogiques temps continu ou temps discret : transduction, filtrage, échantillonnage-blocage, extrapolation, En termes de définitions, si on considère la chaîne de traitement de signal générique de la *figure 1*, l'ensemble de ces opérations élémentaires, augmenté d'un éventuel prétraitement numérique (extrapolation, filtrage, contrôle de gain, ...) constitue la chaîne d'acquisition du signal. D'autre part, le signal traité numériquement doit pouvoir être restitué sous une forme analogique temps continu à l'environnement physique immédiat. Ainsi, après conversion numérique \rightarrow analogique et conformation par un processeur analogique, effectuant des opérations temps continu et temps discret de même type ou duales de celles réalisées en acquisition (interpolation, filtrage, transduction, ...), le signal conformé peut être présenté à l'actionneur (écouteur, caméra, organe de commande, ...). On notera que lorsque que l'intégration des fonctions analogiques et numériques est réalisée sur un même substrat, le système électronique intégré mixte (analogique et numérique) "mono-puce" correspondant constitue un A.S.I.C (Application-Specific Integrated Circuits) de type particulier appelé S.o.C. (System on Chip).

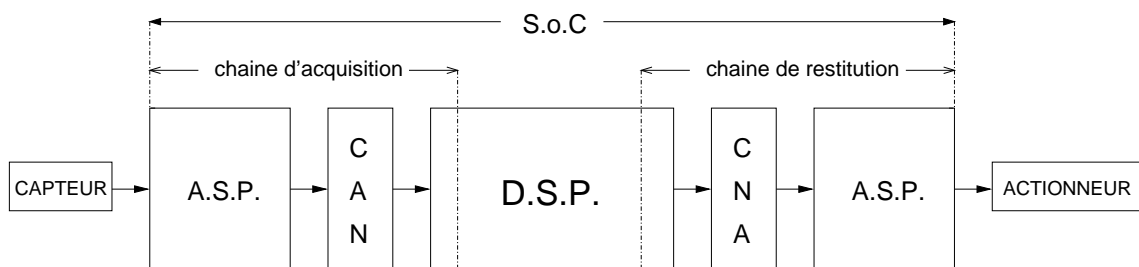


FIGURE 1 –

chaîne générique pour le traitement du signal

1.2 Nécessité d'outils de CAO analogique

Ce qui caractérise essentiellement les évolutions récentes en matière de conception de circuits intégrés c'est principalement, une nette augmentation de la complexité des circuits, due à la réduction des dimensions des transistors réalisables en technologie CMOS, une rapide évolution des processus technologiques, une forte demande de

nouvelles fonctionnalités intégrant de nombreuses fonctions analogiques (radiocommunication, ...) et surtout la pression économique qui raccourcit de plus en plus les délais de mise sur le marché des circuits. Ors, contrairement au domaine numérique où l'utilisation de bibliothèques de cellules standards réduit considérablement le temps de conception, dans le domaine analogique, il est pratiquement impossible de stocker dans une même bibliothèque l'ensemble des fonctions susceptibles de couvrir tout le spectre possible d'applications avec l'ensemble des spécifications électriques associées. D'autre part, compte tenu du fait qu'une telle bibliothèque serait très rapidement obsolète de part l'évolution de plus en plus rapide des technologies, il est évident, que sans l'aide d'outils de CAO appropriés, permettant la génération automatique de modules paramétrés et dépendants de la technologie, l'analogique risque de devenir dans la phase de dimensionnement des composants physiques des S.o.C., un sérieux goulot d'étranglement en terme de temps de conception et de coût.

1.3 Nécessité de didacticiels pour la CAO analogique

L'électronique analogique est une science appliquée à la confluence de plusieurs disciplines scientifiques : la physique des composants, la théorie des réseaux électriques, les mathématiques, ... C'est ce qui fait son intérêt, mais aussi sa difficulté. Ainsi, pour sa mise en œuvre, elle implique une accumulation des connaissances difficile à acquérir de manière linéaire au cours d'un cursus scolaire "traditionnel", une autoformation à partir de didacticiels dédiés est certainement un moyen incontournable d'approfondir ses connaissances, et éventuellement de combler ses lacunes.

1.4 Caractéristiques essentielles d'une conception analogique

- L'art du compromis

La conception analogique est par nature "l'exercice de l'art du compromis", c'est à dire l'accommodation d'un grand nombre de contraintes la plupart du temps conflictuelles. Il est ainsi communément admis que le dimensionnement d'un dispositif analogique performant n'est pas un processus purement algorithmique et qu'il requiert l'incorporation d'heuristiques, c'est à dire un ensemble de règles basées sur l'expertise.

- La multiplicité des topologies

Pour une même fonctionnalité il existe très souvent plusieurs topologies de circuit susceptibles de répondre de manière optimale au jeu de performances demandées et de manière plus ou moins sous-optimale, aux indices de performance non explicitement spécifiés.

- L'utilisation de modèles

La réalisation des spécifications électriques fixées par le cahier des charges au niveau système implique une traduction de ces spécifications en termes d'indices de performances au niveau de chaque bloc fonctionnel, qui doivent être traduites en termes d'indices de performances au niveau chaque fonction élémentaire, puis des dispositifs physiques qui permettent la réalisation de ces fonctions et enfin au niveau de chaque composant de chaque dispositif. Leur vérification demande de nombreuses simulations spécifiques à partir de modèles allant du fonctionnel au physique et pouvant passer par différents niveaux comportementaux. D'autre part, la conception analogique implique une modélisation précise des différents composants actifs et passifs, ainsi qu'une bonne connaissance de leur comportement en fonction de différents types de stimuli (température, grand

signal, petit signal, bruit, ...) et des éventuelles idiosyncrasies liées aux problèmes de modélisation (discontinuité de certains modèles, ...).

- Le centrage statistique des indices de performances

Pour concevoir un circuit intégré analogique de qualité industrielle, il faut non seulement dimensionner les différents composants élémentaires en vue de satisfaire les spécifications électriques nominales demandées, mais il faut également garantir que ces spécifications soient satisfaites compte tenu des inévitables dispersions sur les tolérances de fabrication affectant ces composants. La conception analogique est un processus statistique qui implique un centrage des indices de performances afin de garantir un rendement de production optimal.

- La réutilisation

Un circuit analogique est naturellement dépendant de la technologie utilisée, ainsi, l'expertise accumulée lors de la conception d'un dispositif analogique doit, autant que faire ce peut, directement être réutilisable en cas de migration technologique ou lors de la conception d'un circuit similaire.

- ...

2 Le logiciel OCEANE

2.1 La structure

Pour répondre aux spécificités de la conception analogique, **OCEANE** (**O**utils pour la **C**onception et l'**E**nseignement des circuits intégrés **AN**alogiqu**Es**) est conçu comme une "boîte à outils" composée d'outils de premier niveau appelés compilateurs regroupant des dispositifs de même niveau hiérarchique et de même nature et d'environnements regroupant les outils spécifiques à la réalisation d'un bloc fonctionnel (*figure 2*). Il est conçu pour recevoir en entrée un jeu de spécifications de haut niveau portant sur un bloc fonctionnel ou une fonction élémentaire et pour sortir une netlist au format standard SPICE, correspondant à une description topologique des composants élémentaires, transistors, résistances, condensateurs et inductances, complètement dimensionnés et affectés de leurs paramètres de style pour la génération des masques correspondant. Un interfaçage avec d'autres outils éventuellement commerciaux (simulateurs, générateurs automatiques de masques) est ainsi directement réalisable.

2.2 Le séquençement du flot de conception

La structure d'OCEANE étant hiérarchique, il faut définir un flot de conception pour le parcours de cette hiérarchie. L'approche idéale pour le séquençement des différentes phases de la conception d'un circuit intégré, est une approche verticale descendante (top-down), c'est celle généralement utilisée en électronique numérique. Partant d'un jeu de spécifications de haut niveau, le dimensionnement des composants élémentaires, correspondant au niveau hiérarchique le plus bas, est obtenu par un déroulement des différentes phases de la conception successivement, et sans nécessiter (idéalement) de retour sur une des phases de conception de niveau hiérarchique supérieur. La conception analogique faisant inévitablement appel, pour certaines phases de conception, à des techniques essentiellement heuristiques, et des approximations devant donc être validées, le séquençement des différentes phases de conception adoptée par OCEANE est une "**première passe fonctionnelle suivie d'un pas à pas itératif**". Ainsi, si on considère le flot de conception de la *figure 3*, une première passe fonctionnelle permet de

mettre en évidence la faisabilité de la réalisation des performances demandées au plus haut niveau hiérarchique (spécifications formelles en entrée du bloc fonctionnel ou de la fonction à synthétiser) ainsi que les principaux points d'achoppement éventuels de la conception. Le flot de conception est divisé ensuite en trois phases de conception respectivement nommées synthèse formelle, synthèse structurelle et synthèse physique. Pour chaque niveau de synthèse OCEANE propose le choix d'une topologie paramétrable, un dimensionnement automatique ciblant à priori les indices de performances demandées, et une modélisation du dispositif en vue d'une validation par simulation de la topologie sélectionnée. Un non respect des performances ciblées, peut être corrigé par une modification du paramétrage de la topologie ou si nécessaire un autre choix de topologie d'un même niveau de synthèse ou éventuellement d'une modification des paramètres de calcul du niveau de synthèse précédent. Pour la synthèse formelle les paramètres à dimensionner et les modèles de simulation dépendent du bloc fonctionnel, ainsi pour un convertisseur analogique→numérique, les paramètres à dimensionner pourront être le nombre de bits, le rapport signal à bruit, . . . , alors que pour un filtre il s'agira des coefficients d'une fonction de transfert, des coefficients de qualité, . . . , quant à la modélisation elle peut être effectuée en langage de haut niveau (typiquement du C) ou par des macromodèles fonctionnels acceptés par les simulateurs électriques standards de type SPICE. De même pour la synthèse structurelle, le dimensionnement portera sur les paramètres d'un comparateur, d'un intégrateur, . . . , alors qu'en filtrage il portera sur des rapports capacitifs, des résistances et des condensateurs idéaux, Les modèles de simulation seront des modèles de haut niveau ou des macromodèles fonctionnels. Par contre, indépendamment du bloc fonctionnel à réaliser le flot de conception se termine par la synthèse physique consistant à effectuer le dimensionnement physique des transistors et des composants passifs à partir du compilateur de dispositifs actifs COMDIAC. Les modèles de simulations seront des macromodèles physiques ou les modèles analytiques de la technologie utilisée.

2.3 L'autoformation

L'autoformation par OCEANE s'appuie essentiellement sur une base de données, constituée de documents au format HTML ou DVI liés par des liens hypertextes. Deux types de formation éventuellement complémentaires sont proposés, le premier type correspond à une formation traditionnelle (environnement ENVFORM). Le second correspond à une formation "sur le tas", proposée au cours de la conception par une documentation associée à chaque dispositif.

2.4 Situation d'OCEANE dans un flot de conception industriel

Si OCEANE peut permettre un gain de productivité en raccourcissant le temps de conception d'un circuit, du fait de sa dépendance technologique certains modèles de composants (principalement les composants passifs) peuvent être un peu différents des modèles fournis par le fondeur. Ainsi, une analyse finale avec les fichiers spécifiques et avec le simulateur électrique correspondant doit toujours être réalisée.

3 Les différents outils d'OCEANE

3.1 Le COMpilateur de DIspositifs PHYsique COMDIPHY

Par nature, toute conception analogique s'appuie sur un environnement technologique, c'est à dire un jeu de paramètres technologiques et de modèles permettant le calcul et la simulation des différents composants élémentaires transistors, résistances, condensateurs et inductances. COMDIPHY permet la mise en place et la caractérisation de cet environnement à partir des données technologiques et des modèles mathématiques et statistiques fournis par un fondeur de circuit. Les principaux modèles standards utilisés dans l'industrie, c'est à dire les niveaux 1, 2, 3, BSIM3v3, MM9, BSIM4 et PSP sont "codés" et encapsulés dans l'outil qui possède en outre un modèle de transistor MOS statistique. On notera que les niveaux 1, 2 et 3 étant maintenant totalement obsolètes, il est vivement conseillé de ne les utiliser qu'en caractérisation dans un but pédagogique.

3.2 Le COMpilateur de DIspositifs ACTifs COMDIAC

3.2.1 Fonction et principes généraux

COMDIAC est le cœur d'OCEANE. C'est un outil travaillant au niveau physique qui a pour vocation le dimensionnement automatique des principaux dispositifs actifs compacts CMOS utilisés en électronique analogique. Il reçoit en entrée un jeu de spécifications électriques et il génère en sortie une netlist au format SPICE de composants élémentaires : transistors affectés de leur paramètres de style et éventuellement les macromodèles physiques des résistances et des condensateurs au format SPICE (*figure 5*). De part le mode de séquençement du flot de conception utilisé par OCEANE, ses algorithmes de calcul sont basés sur la réalisation d'un nombre réduit d'indices de performance cibles (maximum trois) pour permettre un dimensionnement très rapide (*≈ la minute*). Il s'affranchit ainsi des techniques d'optimisation lourdes et des boucles de calcul numériques utilisant les résultats d'une simulation électrique, caractéristiques des outils basés sur la simulation ou sur l'analyse symbolique [1]. Il est technologiquement dépendant. Le calcul des transistors MOS étant réalisé à partir de modèles standards (niveau 1, 2, 3, BSIM3V3, MM9, BSIM4 et PSP) encapsulés dans COMDIAC par l'intermédiaire de COMDIPHY, les estimations des indices de performance ainsi fournis sont proches de ceux que fournirait un simulateur électrique. Il est hiérarchique, dans le sens où les structures complexes sont toujours calculées à partir de primitives correspondant à des procédures de calcul de structures basiques (transistors MOS, paires différentielles, miroirs de courant, ...). Par construction, COMDIAC est une compilation d'exécutables C, chaque exécutable étant associé à un dispositif, éventuellement déclinable en plusieurs versions (complémentaires N ou P, non-différentielles ou différentielles, ...) et possédant éventuellement des variantes topologiques. On notera que pour les technologies décanométriques (normalement modélisées en BSIM4 ou PSP), une prise en compte des éventuels effets de proximité et de stress est réalisée en associant à chaque transistor MOS un jeu de paramètres de style et de masque (layout). Ce faisant, autant que faire ce peut, COMDIAC permet une conception libérée des éventuelles problèmes lithographiques, qui ne peuvent être normalement révélés que par les outils de vérification postlayouts. On évite ainsi les nombreux et très coûteux allers et retours : dimensionnement, génération de masque, extraction et vérification des performances. En terme d'outil de conception, COMDIAC est LFD (Litho Friendly Design) [2].

3.2.2 Exploration de l'espace de conception

Formellement, si $\hat{\mathcal{F}}$ est le vecteur indices de performance et si $\hat{\mathcal{P}}$ est le vecteur paramètres de conception du circuit (rapports d'aspect des composants élémentaires, polarisations, ...), dimensionner un dispositif analogique c'est ajuster les paramètres de $\hat{\mathcal{P}}$ pour que les composantes de $\hat{\mathcal{F}}$ respectent la contrainte $f_i(\min) \leq f_i \leq f_i(\max)$, compte tenu de la valeur des paramètres technologiques modélisant les composants et de leur dispersion. La relation $\hat{\mathcal{F}}(\hat{\mathcal{P}})$ n'étant généralement pas connue explicitement, elle doit être calculée numériquement. Il est clair que d'une part le problème à résoudre n'a pas forcément de solution, et que d'autre part si il en a une, les temps de calcul nécessaires ne sont généralement pas compatibles avec le mode de séquençement du flot de conception d'OCEANE. La "philosophie" de COMDIAC est de transformer un problème initial d'optimisation multiobjectif fortement contraint en un problème d'optimisation "faiblement" multiobjectif et "fortement" souscontraint et de le résoudre en associant l'interactivité. Pour ce faire, le principe utilisé est de limiter fortement le nombre de composantes du vecteur d'indices de performance (il est souvent réduit à une ou deux composantes pertinentes), de partager le vecteur paramètres du circuit en un jeu de paramètres fixes choisis pour assurer la "robustesse" du dispositif et un jeu de paramètres ajustables, et de parcourir l'espace de conception (*figure 6*), sous la contrainte que les indices de performances sélectionnés répondent aux spécifications demandées. En cas d'insuccès (si les performances ciblées sont en dehors des limites pratiques), ou pour ajuster des indices initialement non ciblés, le concepteur peut interactivement modifier une ou plusieurs composantes du jeu de paramètres de conception. Bien entendu, le choix du jeu de paramètres fixes, dépend du dispositif à dimensionner et demande une certaine expertise. On notera que COMDIAC, associé à ses interfaces graphiques permet la "capture" de l'expertise du concepteur, favorisant ainsi la "réutilisation". OCEANE peut être considéré comme un **générateur automatique d'I.P. (Intellectual Property)**.

3.2.3 Exploration des influences

Les interactions entre les paramètres de conception et les différentes performances du circuit dimensionné étant généralement très complexes, il serait certainement très intéressant d'associer à COMDIAC un "explorateur d'influence" [3] permettant une visualisation par histogrammes interactifs de ces interaction.

3.2.4 Conception de dispositifs non implantés dans COMDIAC

Evidemment, tous les dispositifs actifs de l'électronique analogique ne sont pas implantés dans COMDIAC. Ainsi, le concepteur peut paramétrer et générer sous forme de netlist SPICE toutes les primitives nécessaires et synthétiser au cas par cas ses propres dispositifs. On notera qu'un dispositif actif généré par COMDIAC peut être considéré comme une primitive permettant la conception d'un autre dispositif de niveau hiérarchique supérieur.

3.3 Le COMpilateur de MACROmodèles COMMACRO

L'outil COMMACRO permet la génération automatique de macromodèles paramétrables au format SPICE. A un niveau hiérarchique de conception d'indice N, l'utilisation d'un macromodèle est essentielle pour la pré-détermination des indices de performances à cibler par le ou les dispositifs de niveau N-1. D'autre part, lors de la "première passe

fonctionnelle" du flot de conception d'OCEANE, il est souvent avantageux en termes de temps de simulation, d'utiliser des macromodèles en lieu et place de certains dispositifs.

3.4 Le COMpilateur de DIpositifs COMposites COMDICOM

Du point de vue hiérarchique, **COMDICOM** est un outil se situant juste au dessus de **COMDIAC**. Il permet un dimensionnement automatique de la circuiterie réalisant les fonctions basiques utilisées en électronique analogique (amplification, ...). Les circuits synthétisés sont composites au sens où ils impliquent systématiquement la mise en œuvre de plusieurs dispositifs actifs ou passifs (éventuellement macromodélisés par **COMMACRO**) générés par **COMDIAC**.

3.5 L'ENVironnement FILTrage ENVFILT

3.5.1 Fonction et structure

L'ENVironnement **FILTrage** permet le calcul et la conception de structures de filtrage temps continu et temps discret (capacités commutées). Il est composé d'un logiciel de calcul et d'optimisation de fonctions de transfert (**PSYFICAS**) et d'un compilateur de biquads (**COMBIQ**). Les spécifications haut niveau présentées en entrée peuvent être un gabarit de filtrage, ou une fonction de transfert temps continu ou temps discret.

3.5.2 L'outil PSYFICAS

PSYFICAS, Programme de **SY**nthèse de **FIL**tres **CAS**cades est un logiciel de calcul et d'optimisation de filtres représentables formellement sous la forme d'une fonction de transfert de type cascade. A partir d'un jeu de spécifications haut niveau (typiquement un gabarit de filtrage), en utilisant un jeu de fonctions modèles (Butterworth, Tchébychev, Cauer,...) l'outil détermine la fonction de transfert correspondante temps continu ou temps discret optimisée (essentiellement en terme de dynamique). Si nécessaire, la transformation du plan de la variable complexe P au plan de la variable complexe Z est effectuée par un jeu de transformations mathématiques (**TAB**, **LDI**, ...).

3.5.3 Le COMpilateur de CELlules de FILtrage

Le **COM**pilateur de **CEL**lules de **FIL**trage synthétise les structures de filtrage temps continu ou temps discret réalisant la fonction de transfert générée par **PSYFICAS**. Un simulateur fonctionnel permettant principalement des analyses en sensibilité et des analyses statistiques est associé au générateur de biquads à capacités commutées.

3.6 L'ENVironnement de SIMUlation ENVSIMU

L'ENVironnement de **SIMU**lation permet au concepteur de réaliser l'interconnexion des différents dispositifs synthétisés par **OCEANE**, la génération automatique du fichier de simulation correspondant avec une prise en compte des dispersions technologiques (globales et locales), des non-linéarités, des effets de la température, ..., la simulation de ce fichier de simulation et le traitement graphique des résultats de simulation. Bien que le simulateur de prédilection d'OCEANE soit le simulateur **NGSPICE** (outil en distribution libre), différents types de simulateurs peuvent être utilisés (**SPICE**, **HSPICE**, **ELDO**, ...). On notera que la plupart des dispositifs synthétisés par **OCEANE**

possédant un environnement de simulation spécifique, il s'avère que ENVSIMU est normalement peu utilisé, de ce fait, il n'est pratiquement plus maintenu.

Références

- [1] G.G.E. GIELEN and R.A. RUTENBAR. "Computer-aided design of analog and mixed-signal integrated circuits". *Proceedings of the IEEE*, pages pp. 1825–1851, 2000.
- [2] L. L. LEWYN, T. YTTERDAL, C. WULFF, and K. MARTIN. "Analog circuit design in nanoscale CMOS technologies". *Proceedings of the IEEE*, vol. 97(No. 10) :pp. 1687–1714, October 2009.
- [3] R. SPENCE. "The facilitation if insight for analog design". *IEEE Transaction on Circuit and System-2 :Analog and Digital Signal Proccessing*, vol. 46(No. 5) :pp. 540–548, May 1999.

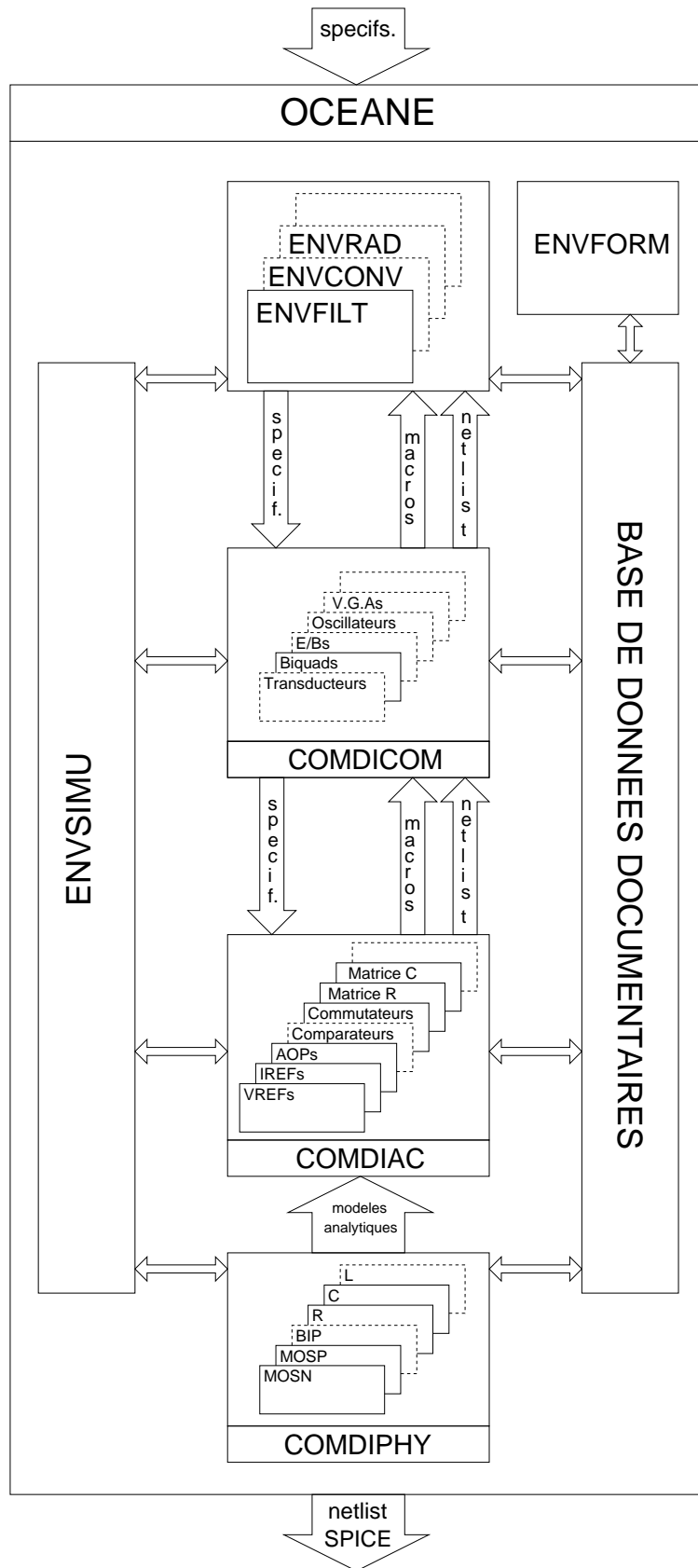


FIGURE 2 –
architecture d'OCEANE

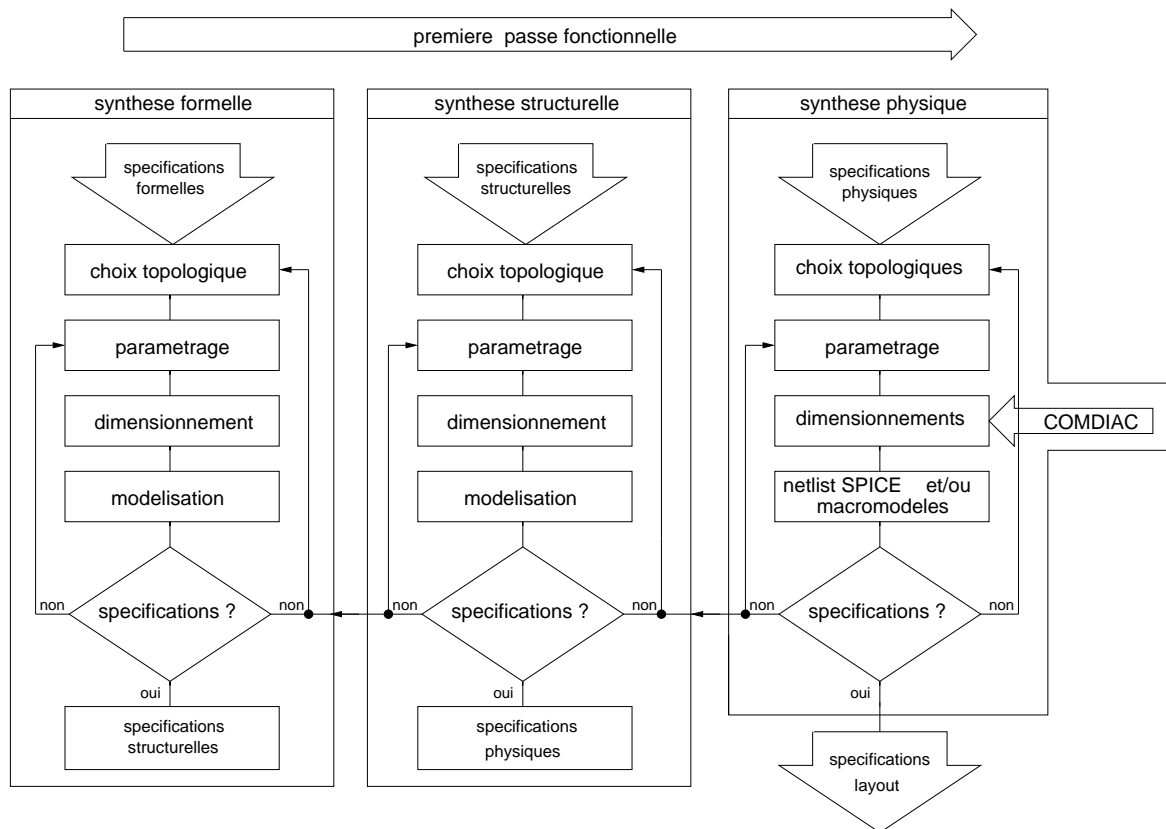


FIGURE 3 –
flot de conception d'OCEANE

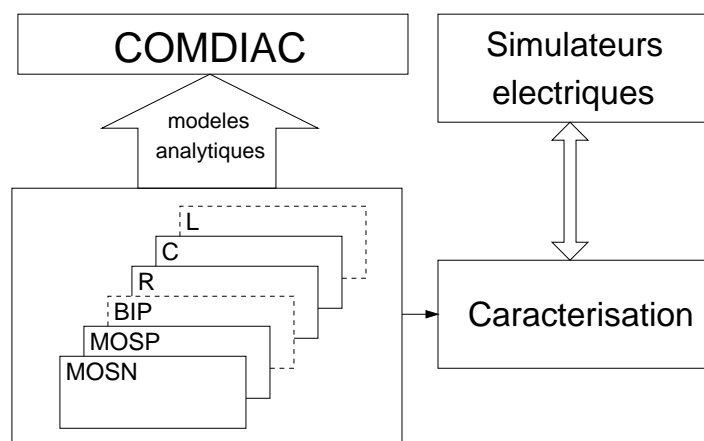


FIGURE 4 –
l'outil COMDIPHY

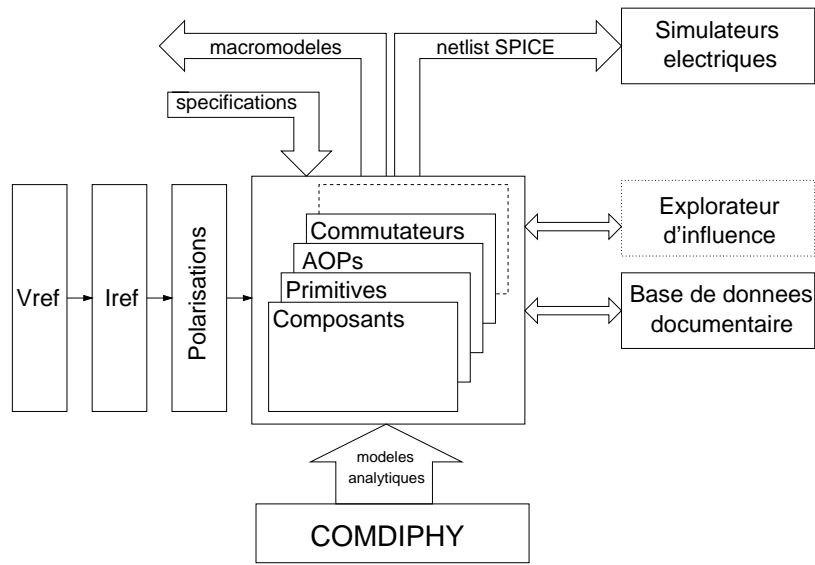


FIGURE 5 –
l'outil COMDIAC

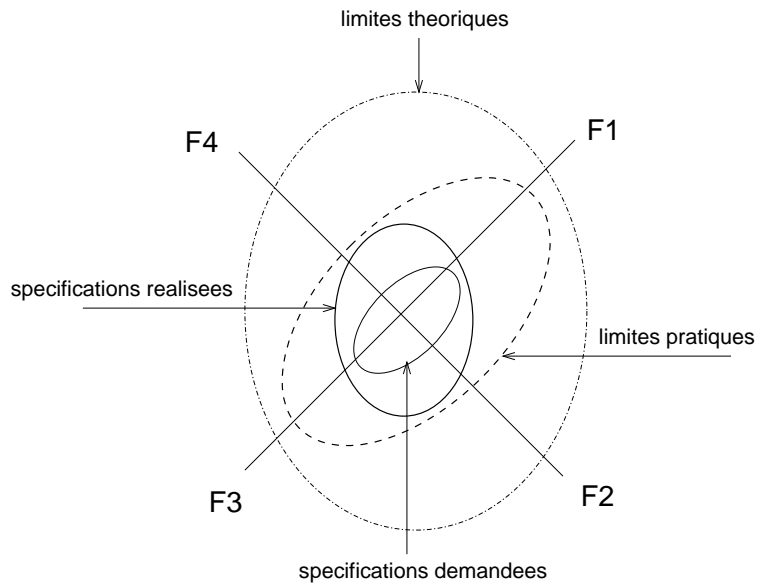


FIGURE 6 –
exploration de l'espace de conception

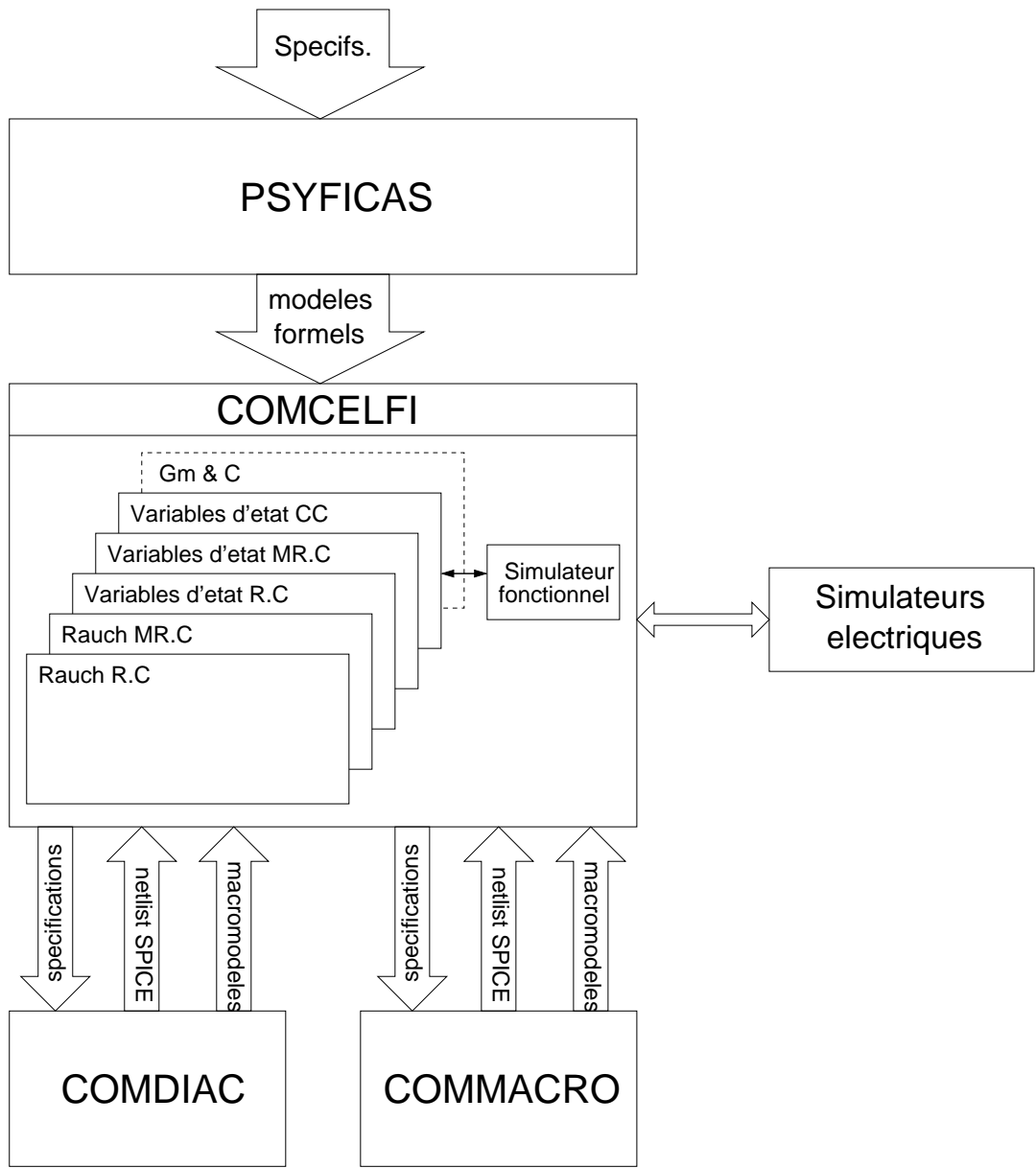


FIGURE 7 -
l'outil ENVFILT