

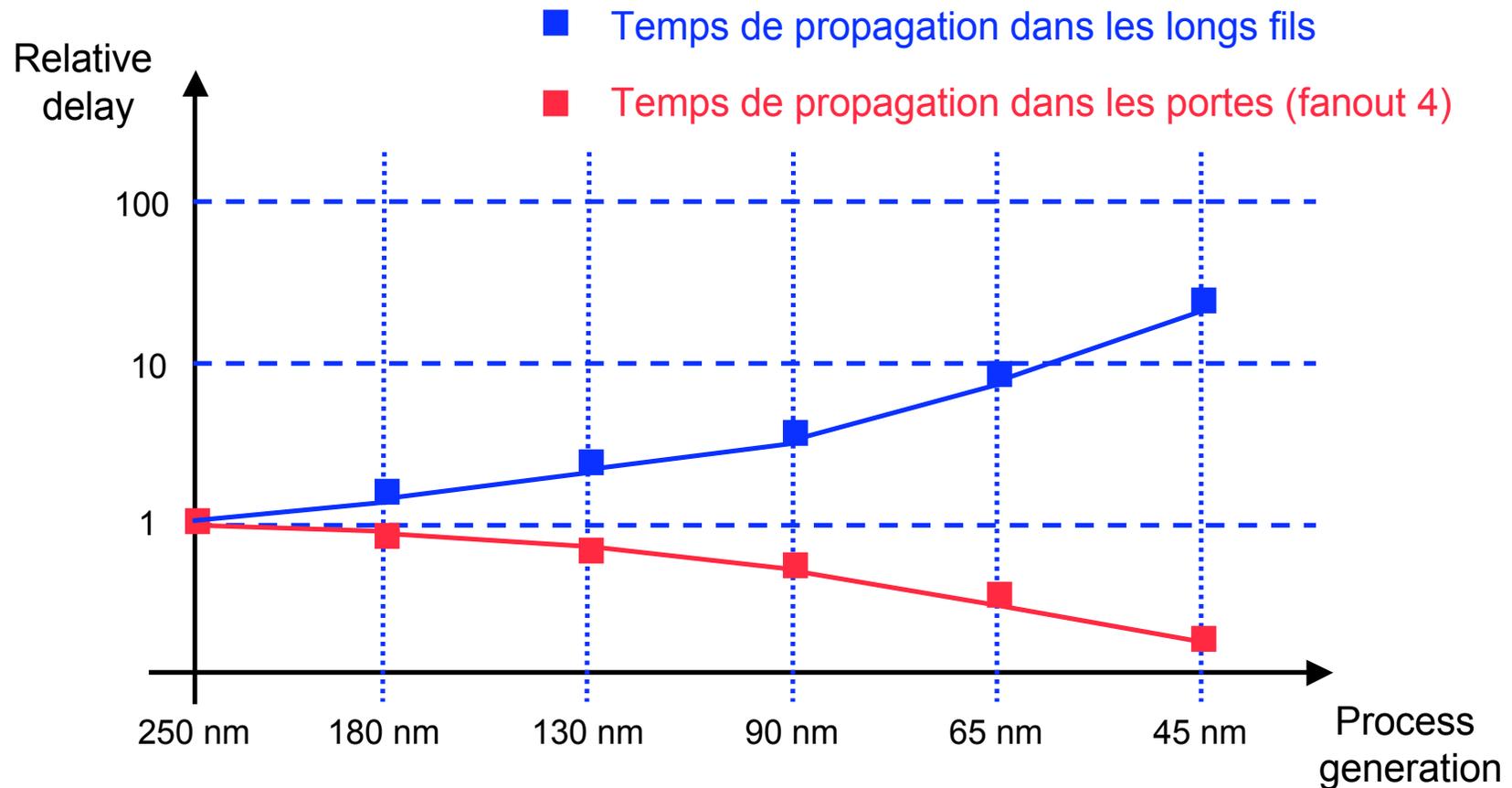
Les évolutions en cours

version 1.0

Plan

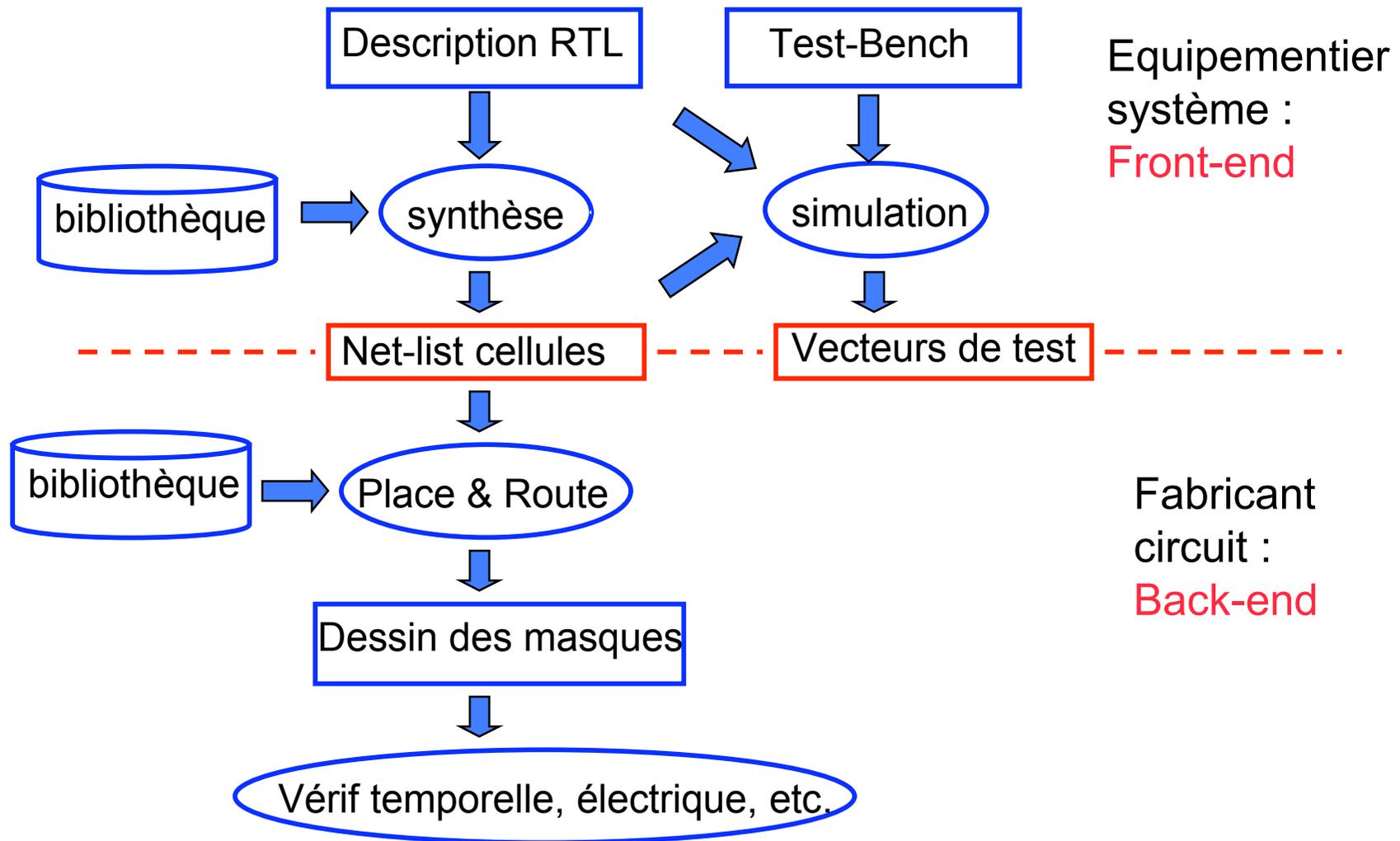
- Back-end / Front-end
- ASIC / FPGA

Le problème des longs fils

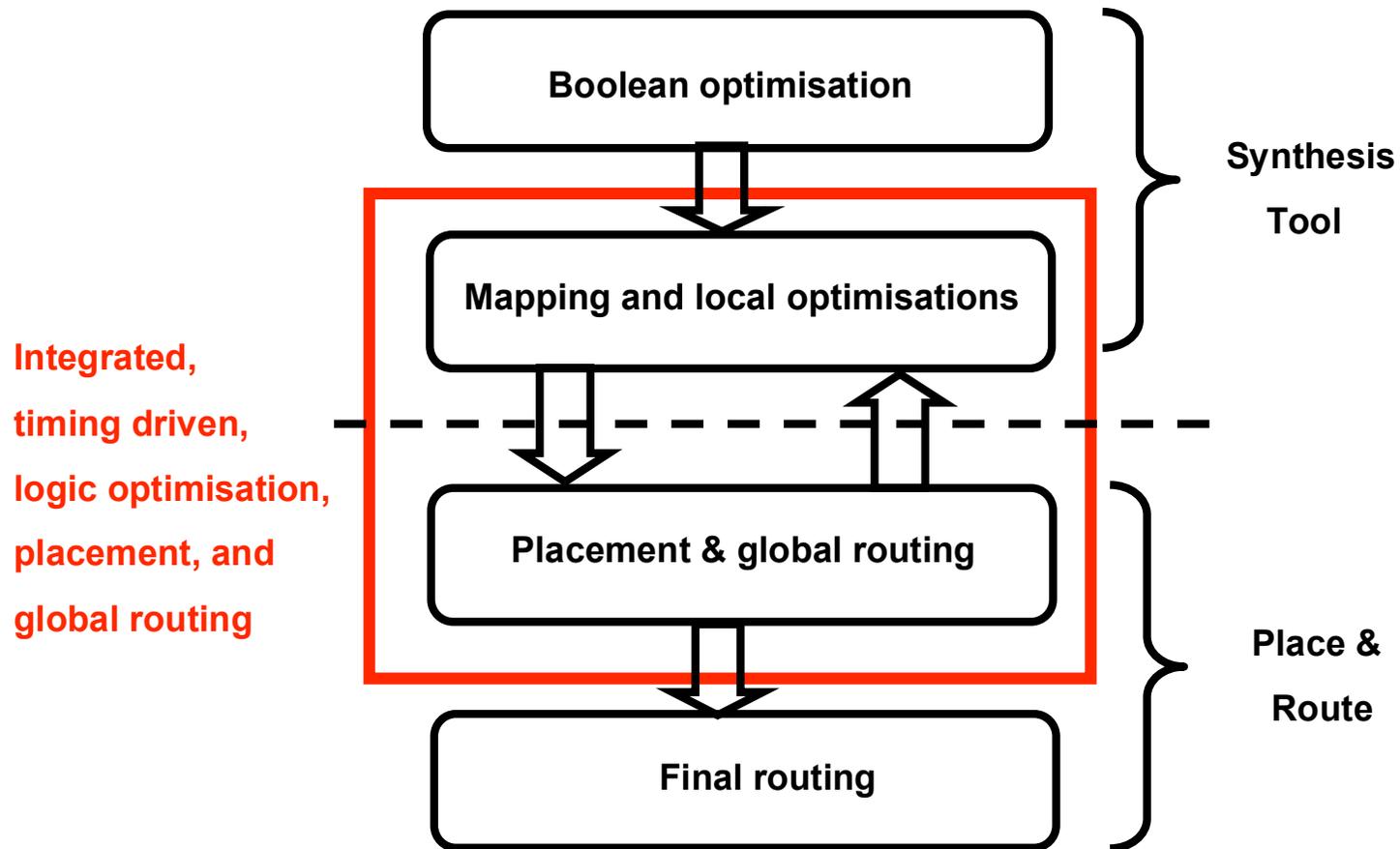


Source : ITRS Roadmap 2005

Design-flow : Front-End / Back End



Intégration synthèse / placement / routage



Plan

- Back-end / Front-end
- ASIC / FPGA

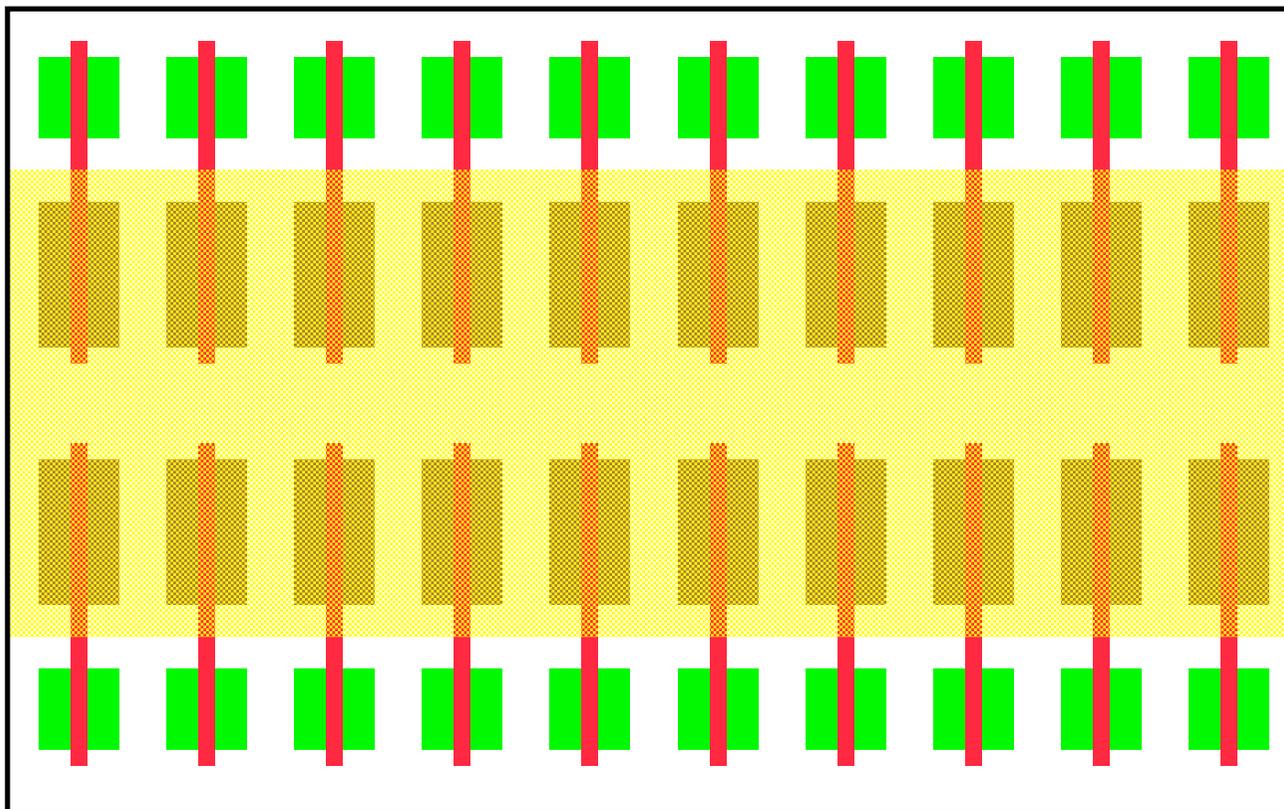
Les différents types de circuits

- Circuits intégrés spécifiques à une application :
ASIC (Application Specific Integrated Circuit)
- Circuits intégrés prédifusés :
Gate-Array
- Circuits intégrés reprogrammables
FPGA (Field Programmable Gate Array)

Matrices pré-diffusées / a

- Dans une matrice pré-diffusée, les transistors sont « pré-gravés », et constituent une matrice régulière, mais ne sont pas connectés.
- La « personnalisation » du circuit pour une application particulière est entièrement réalisée par les interconnexions métalliques :
 - Le metal1 est principalement utilisé pour réaliser les connexions internes aux portes logiques
 - Les couches métalliques supérieures sont utilisées pour les interconnexions entre portes logiques
- Le concepteur doit utiliser la **bibliothèque de cellules** fournie par le fabricant de circuits, et l'interface entre le client et le fabricant est une *net-list* de portes.

Matrices prédiffusées / b



Matrices prédiffusées / c

Avantages

- le coût du circuit est plus faible
- Le temps de fabrication est plus court
(environ deux fois moins d'étapes de fabrication)

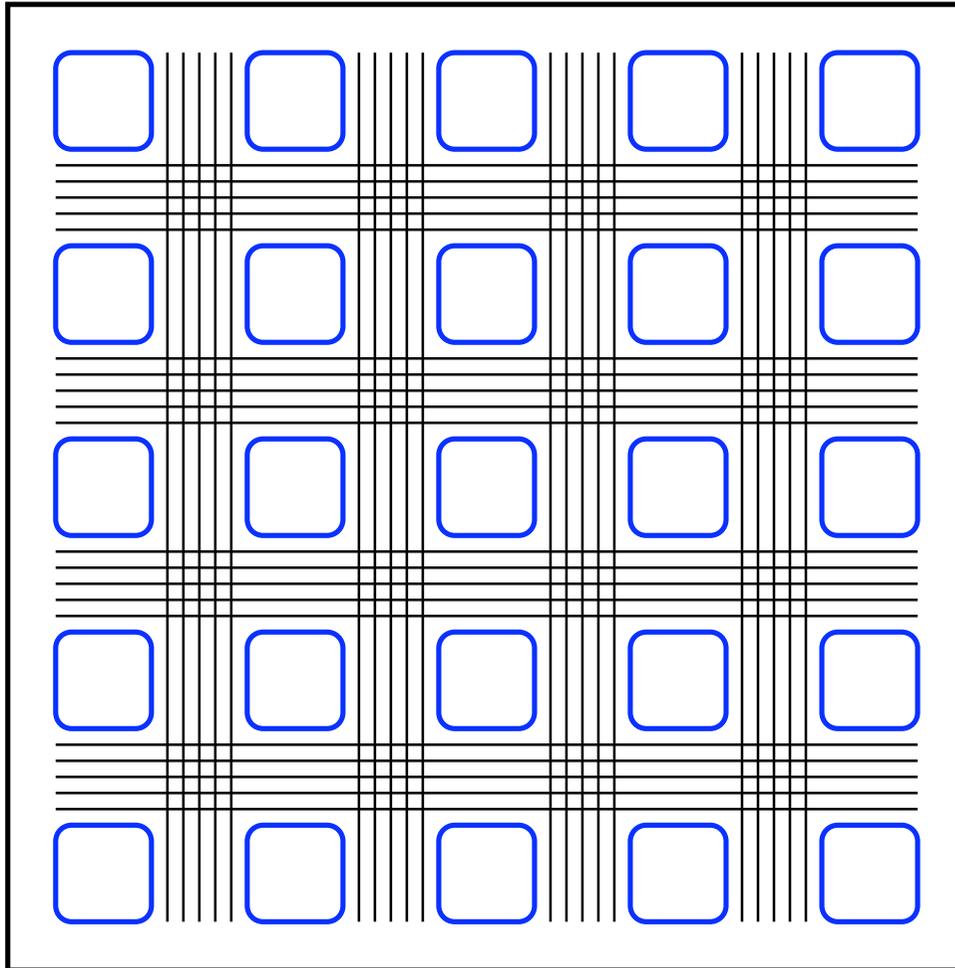
Inconvénients

- La densité d'intégration est plus faible
- Les performances sont généralement moins bonnes, car il est plus difficile d'optimiser les chaînes longues en jouant sur la largeur des transistors.
- Il n'est pas possible d'utiliser des blocs optimisés (RAM ou ROM embarquées)

Matrices FPGA / a

- Une matrice FPGA est un circuit intégré dont la fonctionnalité peut être re-programmée par logiciel chez le client, sans intervention du fabricant de circuit. Le circuit contient un ensemble de cellules élémentaires programmables (CLB) telles que :
 - la fonction Booléenne réalisée par chaque CLB est configurable
 - les interconnexions entre CLBs sont configurables
- Il existe deux grandes familles de matrices FPGA :
 - **matrices configurables par mémoire** :
la configuration est chargée dans une mémoire SRAM embarquée sur la puce, ce qui rend le circuit reprogrammable.
 - **matrices configurables par fusibles (ou anti-fusibles)** :
La configuration est réalisée en appliquant une surtension sur des fusibles internes, ce qui modifie le câblage de façon irréversible.

Matrices FPGA / b



Il faut configurer deux types de composants :

- les cellules logiques
- les canaux de routage

Matrices FPGA / c

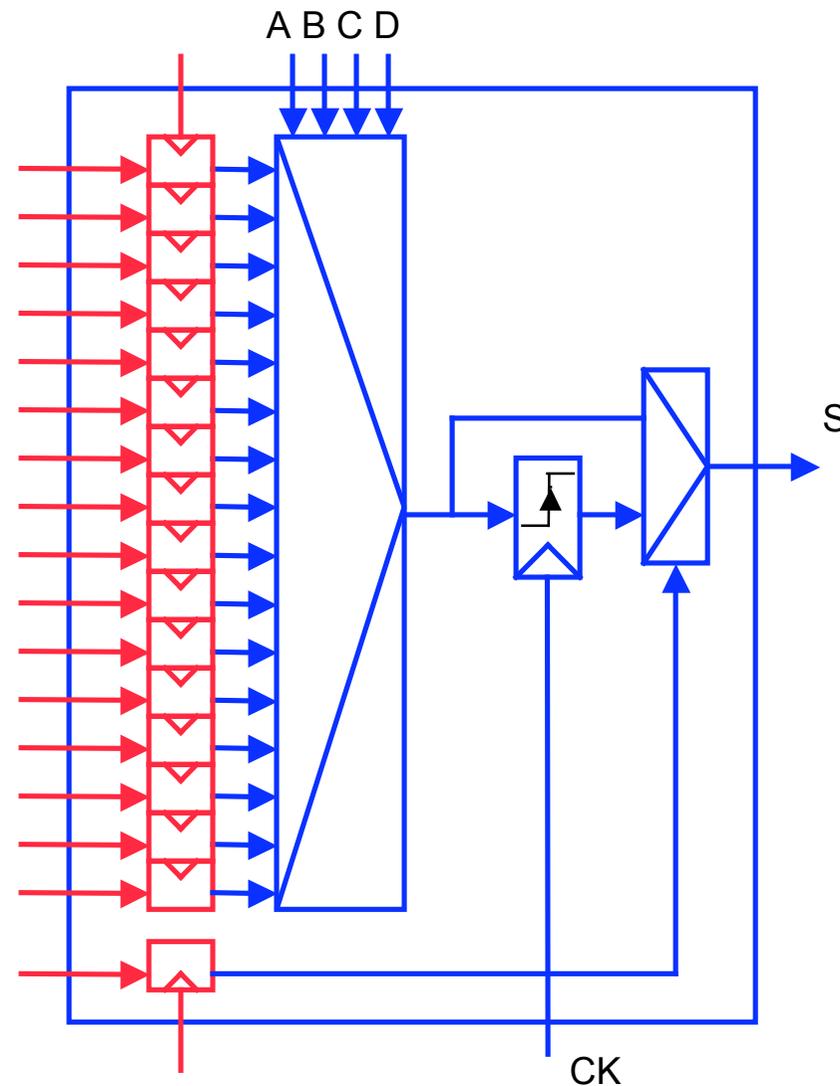
Exemple de cellule logique (CLB)
configurable par mémoire :

On souhaite pouvoir implémenter
n'importe quelle fonction Booléenne
 $S = F(A, B, C, D)$

On souhaite pouvoir configurer la
cellule pour que la sortie S soit
optionnellement stockée dans
une bascule D.

Ceci peut être réalisé avec un
registre de configuration de 16 bits
et un multiplexeur 16 : 1

Il faut un bit de configuration
supplémentaire pour activer
le stockage dans la bascule D.



Matrices FPGA / d

Avantages

- On économise le coût d'un jeu de masques (environ 1 million \$ pour une technologie 90 nm).
- On peut corriger tardivement des erreurs de conception (mise au point directe du composant FPGA sur l'équipement)
- On peut facilement ajouter de nouvelles fonctionnalités sans avoir à payer une nouvelle fabrication.

Inconvénients

- On perd largement un ordre de grandeur en densité d'intégration par rapport à une réalisation de type ASIC.
- Les performances (temps de cycle) sont nettement moins bonnes, et surtout difficilement prédictibles.
- Pour les grande séries, le coût unitaire est nettement plus élevé que pour une composant ASIC.

Matrices FPGA / e

