

Master Informatique / Spécialité ACSI

"Méthodologie" Cours de A. GREINER

Examen de janvier 2006

Compteur de jetons à saturation

On cherche à réaliser un dispositif matériel de synchronisation se comportant comme un compteur de jetons "à saturation" d'une capacité maximale de 3 jetons. Ce compteur est réalisé comme un automate de Moore. Il possède quatre états internes codés sur deux bits R1 et R0, et définissant le nombre de jetons stockés :

R1	R0	ETAT
0	0	ZERO
0	1	UN
1	0	DEUX
1	1	TROIS

Ce compteur est utilisé pour synchroniser deux entités : un consommateur, qui active un signal GET lorsqu'il souhaite consommer un jeton, et un processus producteur, qui active un signal PUT lorsqu'il souhaite produire un jeton. Ces deux signaux sont actifs à l'état haut. Le comportement du compteur est le suivant :

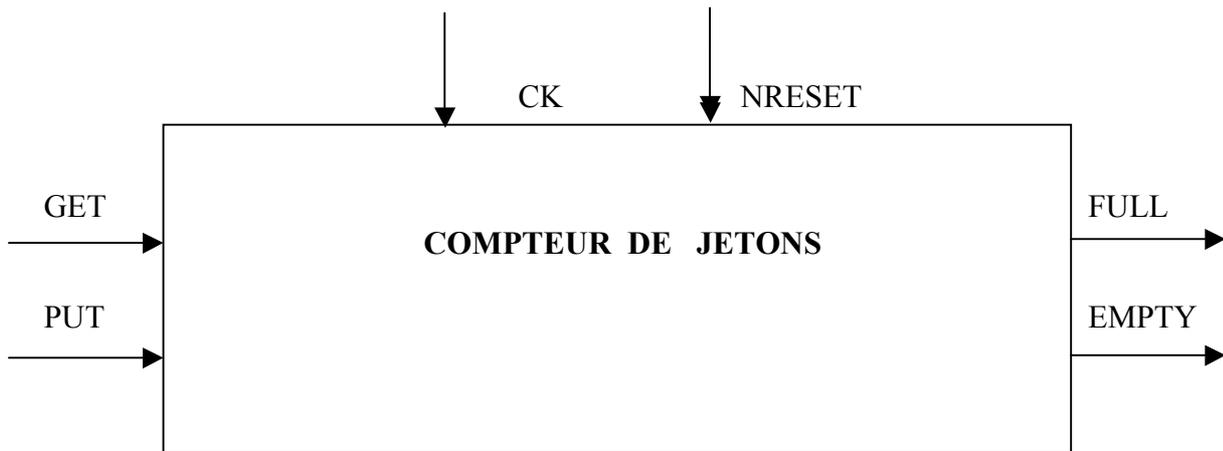
- Lorsque le compteur est "vide" (état ZERO), le compteur est insensible au signal GET. Il est incrémenté d'une unité lorsque le signal PUT est actif.
- Lorsque le compteur est "plein" (état TROIS), le compteur est insensible au signal PUT (il est saturé). Il est décrémenté d'une unité si le signal GET est actif.
- Lorsque le compteur n'est ni plein vide (états UN ou DEUX), le compteur est sensible aux deux signaux PUT et GET : Si PUT est actif et GET inactif, le compteur est incrémenté. Si GET est actif et PUT inactif, le compteur est décrémenté. Si les deux signaux sont tous deux actifs ou tous deux inactifs, la valeur du compteur n'est pas modifiée.

Le signal NRESET (synchrone) est actif à l'état bas, et son seul effet est de forcer le compteur dans l'état ZERO.

Le compteur fournit deux signaux d'état en sortie : Le signal FULL est à 1 lorsque le compteur est plein. Le signal EMPTY est à 1 lorsque le compteur est vide.

Q1) (3 points) Représenter le graphe de l'automate d'états représentant ce compteur, en précisant les expressions Booléennes attachées à chaque transition. Construire la table de vérité qui définit la fonction de transition (signaux NR1 et NR0 représentant l'état futur), et la fonction de génération (signaux FULL et EMPTY).

Donner les expressions Booléennes simplifiées pour les signaux NR1 et NR0, FULL et EMPTY en fonction des 5 signaux GET, PUT, R0, R1 et NRESET.



Q2 (2 points) Ecrire en langage VHDL un modèle du compteur de jetons, acceptable par un outil de synthèse d'automate et utilisant un type énuméré pour représenter l'état (architecture VHDL de type « fsm »). On n'oubliera pas d'inclure dans cette description le mécanisme de RESET synchrone.

Pour rendre cette question indépendante de la question Q1, on s'intéresse uniquement à la structure formelle du modèle et à la syntaxe VHDL, et pas à la justesse des expressions Booléennes.

Q3 (2 points) Ecrire en langage VHDL une description comportementale du compteur de jetons, utilisant des assignations concurrentes (architecture VHDL de type « vbe »), telle qu'elle est générée par l'outil de synthèse d'automate. Cette description décrira explicitement les deux registres R1 et R0.

Donner une représentation graphique du réseau Booléen étendu qui est représenté par cette description (un noeud par assignation concurrente).

Q4 (3 points) Pourquoi est-il recommandé de séparer les alimentations de la partie interne du circuit de celles de plots de sortie ? Quelles précautions particulières doivent être prises pour la distribution des alimentations VDD et VSS internes ?

Quelle contrainte doit respecter le signal d'horloge ? Rappeler les deux principales techniques de distribution du signal d'horloge permettant de respecter cette contrainte.

Quel est le risque principal associé à un mécanisme de RESET asynchrone ?