

# TP1 : Modélisation VHDL Data-Flow

1. Objectifs
2. A) Modélisation comportementale du circuit addaccu
3. B) Génération du fichier des stimuli
4. C) Simulation sous asimut

## Objectifs

Le but de cette séance est de modéliser en VHDL "data-flow" puis de simuler le comportement d'un petit circuit très simple : un additionneur accumulateur que nous appellerons *addaccu*. Vous trouverez la DATA SHEET de ce circuit en annexe.

L'outil de la chaîne de CAO *ALLIANCE* utilisé aujourd'hui est le compilateur/simulateur VHDL **asimut**.

Vous pouvez obtenir des informations détaillées sur les outils de la chaîne *ALLIANCE* en tapant la commande :

```
> man asimut
```

Pour utiliser cette commande, il faut définir le chemin d'accès aux fichiers *man* dans la variable d'environnement UNIX MANPATH. En bash il faut lancer la commande:

```
> export MANPATH=$MANPATH:/asim/alliance/man
```

Le déroulement de ce premier TP comporte trois étapes: Modélisation comportementale du circuit *adaccu*, description des stimuli en entrée et des résultats attendus en sortie, et simulation effective avec le simulateur *asimut*.

## A) Modélisation comportementale du circuit addaccu

## B) Génération du fichier des stimuli

## C) Simulation sous asimut