

1. Introduction
2. Zoom sur les processeurs

Introduction

Dans les SOC (System On Chip) actuelles, il y a beaucoup de composant différent : des processeurs avec caches, des coprocesseurs spécialisés, des RAMs, timer, contrôleur d'interruption ... Le tout est connecté autour d'un interconnecte comme un bus ou un crossbar.

Les concepteurs ne redéfinissent pas à chaque nouveau SOC les composants le constituant. Ils vont les instancier à partir de bibliothèques d'IPs (Intellectual Property)

Un SOC est une application tournant sur un matériel spécifique. Suivant les contraintes l'application finale, les concepteurs doivent optimiser le logiciel, bien dimensionner le matériel et choisir le bon déploiement du logiciel sur le matériel. Ces trois étapes peuvent se montrer relativement difficile si le logiciel et/ou le matériel offrent que peu de souplesse.

Il y a donc de nouveau besoin qui émergent :

- Performance : Les IPs proposés sont principalement des processeurs scalaires. Le concepteur va donc fortement s'appuyer sur le parallélisme de Thread. Les applications demandant beaucoup de puissance de calculs et faiblement parallélisables (cryptographie ...) ne peuvent donc pas être déployés sur un SOC
- Evolutif : Les composants n'offrent qu'un faible degré de configurations. Le concepteur doit ne peut pas configurer au plus juste de ces besoins les IPs.
- Maîtrise du système : Les composants font parties de bibliothèques privées. Le concepteur ne connaît que l'interface et les spécifications "visible" d'un composant. Ceci n'étant pas une condition suffisante pour établir une Plateforme de confiance.

Le projet Morpheo essaye de répondre à ces besoins en fournissant un processeur ouvert, haute performance et fortement configurable.

Zoom sur les processeurs

Avec l'augmentation de la finesse de gravure des transistors, les transistors deviennent de plus en plus "petit". Au premier degré, on peut affirmer que pour une même surface de silicium, un architecte possède plus de transistors pour designer son architecture. Que faire avec ce tas de transistors toujours croissant ?

Il existe deux philosophies :

- Exploitation "à outrance" du parallélisme d'instruction (ILP : Instruction Level Parallelism). Le processeur est dimensionné pour exécuter le plus d'instructions possibles en même temps. L'avantage étant qu'un thread possède l'intégralité des ressources. Les applications cibles sont donc ST (Single Thread).
- Exploitation "à outrance" du parallélisme de Thread (TLP : Thread Level Parallelism). Les concepteurs sont partis de la constatation que si la surface de N_1 processeurs exécutant W_1 instructions par cycle est identique à la surface de N_2 processeurs exécutant W_2 instructions par cycle, et si $W_2 > W_1$ alors $N_1 > N_2$ et $N_1 * W_1 > N_2 * W_2$. En d'autres termes le nombre d'instructions exécutables par cycle est plus important dans un système composé de plusieurs "petit" processeurs que de quelques "gros" processeurs. Ceci l'augmentation de la largeur d'un processeur n'est pas de complexité linéaire mais proche du quadratique.