

# TP 1

## Test structurel d'un circuit combinatoire avec Tetramax

2009-2010

Mounir Benabdenbi

### Plan du TP

- Préliminaires, structure des documents à rendre
- Introduction au logiciel **TetraMAX** (**tmax**, mode graphique)
- Introduction au mode commande de **TetraMAX** (**tmax -shell** , mode texte)
- **TetraMAX**: simulation de fautes et ATPG
- **DFT**: insertion de points de test
  1. problème d'observabilité
  2. problème de contrôlabilité

### Préliminaires

Ce TP de 4 heures est le premier d'une série de 4. Le travail effectué sert à définir la note de contrôle continu. Vous êtes instamment prié(e) de vous conformer aux instructions suivantes, destinées à faciliter votre travail et notre correction.

- 1) Créer un répertoire **test** dans votre répertoire racine d'utilisateur. Cette opération doit être faite une fois au début du premier TP.
- 2) Créer un répertoire **tpX** dans ce répertoire test pour chaque nouveau TP. Pour le TP numéro 1, vous devez donc créer un répertoire **tp1** dans le répertoire **test**. Vérifiez que les droits d'accès à vos fichiers sont correctement affectés pour que les responsables des TPs puissent les lire.

## I) TetraMAX: simulation de fautes et ATPG

- Recopier le fichier **sxlib.v** dans votre répertoire.
- Ecrire un modèle de multiplexeur 2 vers 1 sur 1 bit, avec deux *and*, un *inverseur* et un *ou* logique. Les entrées seront nommées **a**, **b**, **com**, **vdd**, **vss**. La sortie sera nommée **s**.
- Générer le fichier VHDL correspondant (**mux.vhd**).
- Déterminer « à la main » les vecteurs nécessaires au test structurel du multiplexeur. Commenter votre méthode de génération.
- Ecrire un fichier **STIL** contenant les vecteurs de test calculés par vos soins.
- Utiliser **TetraMAX** en mode *simulation de faute* sur le circuit pour calculer le taux de couverture.
- Utiliser **TetraMAX** en mode *ATPG* afin qu'il crée automatiquement les vecteurs de test et les enregistrer dans un fichier au format **STIL**.
- Comparer avec les vecteurs que vous avez produit manuellement, et commenter le taux de couverture.

## II) DFT : insertion de point de test

L'idée clé d'un TPI (Test Point Insertion) est l'insertion de logique supplémentaire dans le circuit afin de rendre les signaux internes du circuit plus facilement contrôlables et/ou observables. Cette logique supplémentaire augmentera la testabilité du circuit, cependant elle ne doit pas influencer la fonctionnalité du circuit en mode opératoire normal. Traditionnellement, les points de test (TP) peuvent être catalogués en points d'observation et points de contrôle.

### 1) Problèmes d'observabilité

Un point d'observation (OP) est un ajout d'une sortie primaire afin d'obtenir une meilleure observabilité pour des signaux du circuit.

*Définition : l'observabilité représente la « facilité » de vérifier sur les sorties primaires du circuit la présence d'une valeur donnée sur un noeud.*

L'impact d'un point d'observation inséré sur une ligne interne l d'un circuit donné est montré sur la figure 1; il augmente l'observabilité de la ligne l elle-même ainsi que l'observabilité des lignes qui se trouve dans le cône d'entrée de la ligne l. « Augmente » signifie qu'il est plus aisé, ou moins difficile, de propager un changement de valeur de la ligne l vers les sorties primaires.

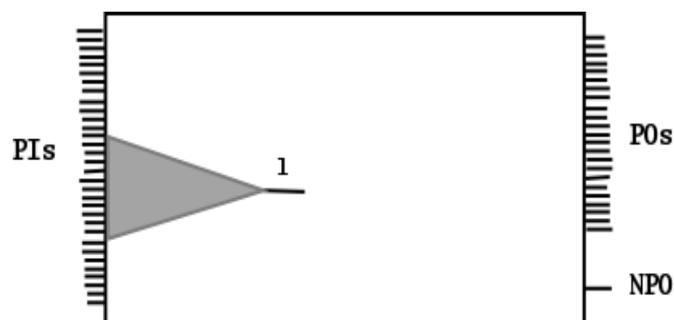


Figure 1: Région influencée par un point d'observation sur la ligne l

### Exercice:

Nous allons travailler sur le circuit représenté en figure 2. Les chiffres entre parenthèses sur les lignes du circuit représentent la valeur de l'observabilité selon la technique d'analyse de testabilité **SCOAP**. Plus cette valeur est élevée plus l'observabilité de la ligne est difficile.

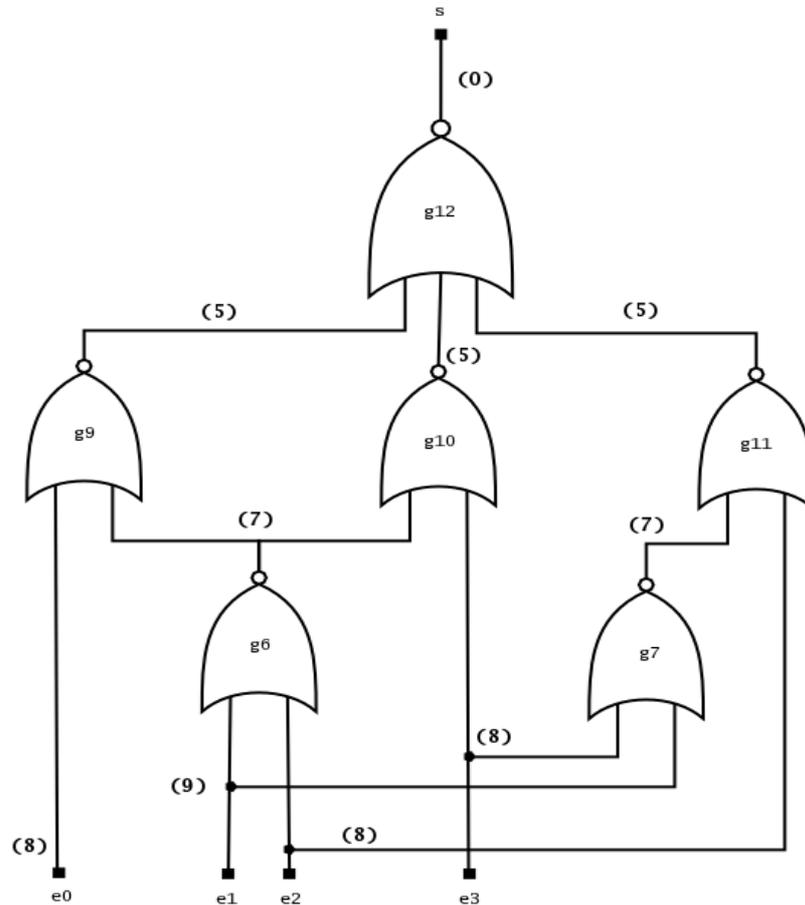


Figure 2: circuit posant un problème d'observabilité

Vous pouvez récupérer le circuit dans :

`~trncomun/TP-Test/2006_2007/TP1_2/Fournis/comb/circuit_op.vhd`

- Déterminer le taux de couverture du circuit avec TetraMAX, qu'observez vous ?  
*Remarque sur l'utilisation de TetraMAX: en mode ATPG, par défaut, le logiciel nous donne le taux de couverture du test (test coverage) or ce qui nous intéresse dans cet exercice c'est le taux de couverture de faute (fault coverage). Il faut donc préciser à TetraMAX que l'on souhaite voir le « fault coverage » avec la commande :*  
> **set faults -fault\_coverage**
- Quels sont les collages non détectés ?  
*Remarque sur l'utilisation de TetraMAX: pour voir les fautes non détectées utilisez la commande « report faults » de cette manière :*  
> **report faults -class UD**
- En utilisant les résultats de TetraMAX et le schéma de la figure 2 modifier votre circuit pour améliorer sa testabilité (plusieurs solutions possibles). Quelle solution adoptez vous et pourquoi ?

## 2) Problèmes de contrôlabilité

Un point de contrôle (CP) est un ajout d'une entrée primaire et de logique supplémentaire dans le circuit sous test afin d'obtenir une meilleure contrôlabilité de certaines parties de circuit.

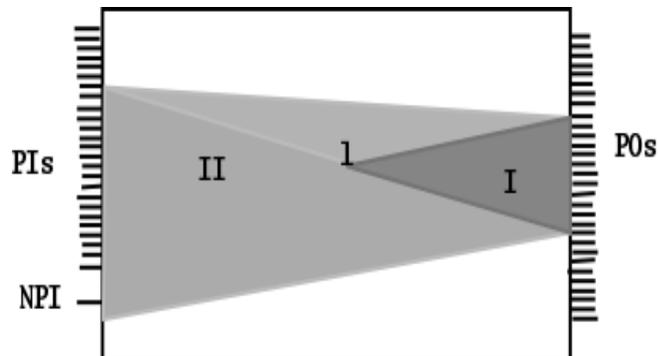


Figure 3: Régions sous influence d'un point de contrôle sur la ligne 1

*Définition: la **contrôlabilité** caractérise la facilité de positionner un noeud à une valeur logique prédéfinie à partir des entrées primaires du circuit. La contrôlabilité peut être divisée en contrôlabilité à 1, et contrôlabilité à 0.*

A la différence d'un point d'observation qui n'affecte que l'observabilité du cône d'entrée, un point de contrôle influence la contrôlabilité **et** l'observabilité de régions du circuit. En effet l'observabilité d'une ligne dépend de la contrôlabilité des autres lignes. Ainsi, un changement de contrôlabilité implique un changement d'observabilité. En fait un changement de contrôlabilité implique une **diminution** de l'observabilité du cône d'entrée où le point de contrôle a été ajouté. La zone (I) de la figure 3 indique la région du circuit où la contrôlabilité des lignes a changé à cause de l'augmentation de contrôlabilité de la ligne 1. La zone (II) montre la région où l'observabilité des lignes a changé.

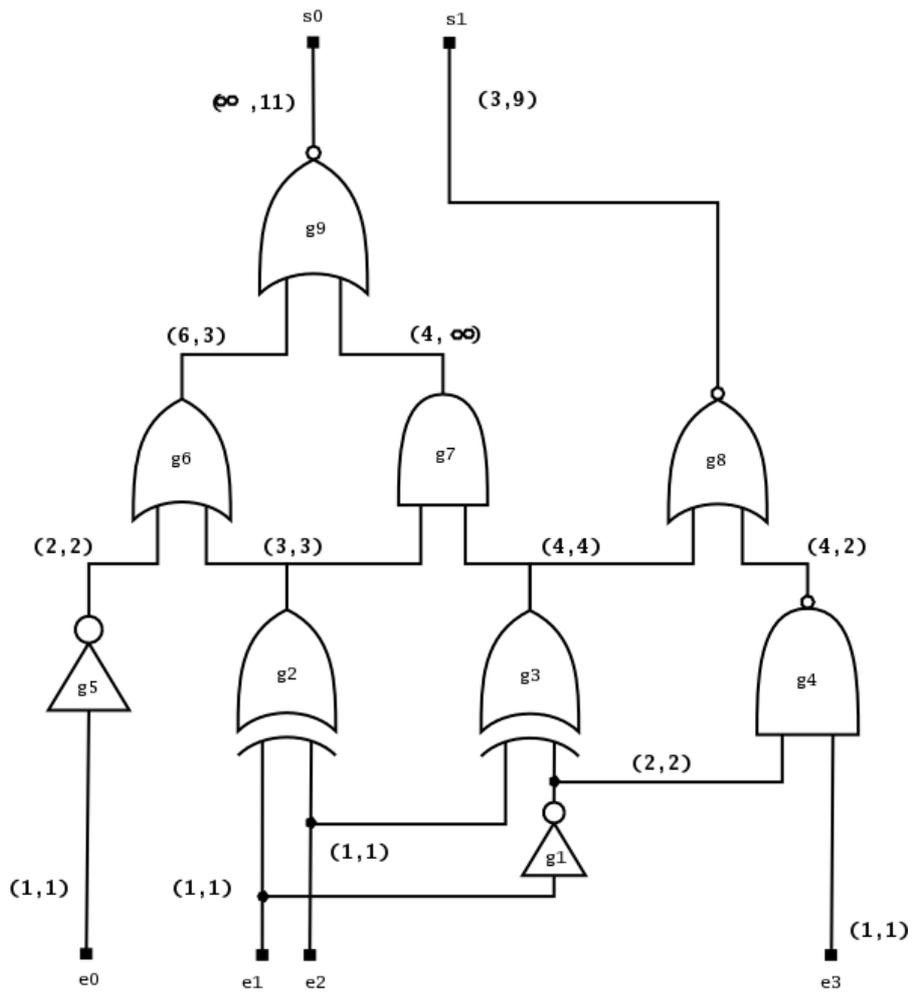
### Exercice:

Nous allons travailler sur le circuit représenté en figure 4. Les chiffres entre parenthèses sur les lignes de la figure 4 représentent les valeurs de contrôlabilité à 0 et à 1, toujours selon la technique d'analyse de testabilité **SCOAP**. Plus cette valeur est élevée plus la contrôlabilité de la ligne est difficile.

Vous pouvez récupérer le circuit dans :

~trncomun/TP-Test/2006\_2007/TP1\_2/Fournis/comb/circuit\_cp.vhd

- Déterminer le taux de couverture du circuit avec TetraMAX, qu'observez vous ?
- Quels sont les collages non détectés ?
- En utilisant les résultats de TetraMAX et le schéma de la figure 4 modifier votre circuit pour améliorer sa testabilité (plusieurs solutions possibles). Quelle solution adoptez vous et pourquoi ?



**Figure 4: circuit posant un problème de contrôlabilité**