

Processeur MIPS32

Langage d'assemblage

Version 2.5

(octobre 2009)

JeanLou Desbarbieux
François Dromard
Alain Greiner
Frédéric Pétrot
Franck Wajsburd

1/ INTRODUCTION

Ce document décrit le langage d'assemblage du processeur MIPS R3000, ainsi que différentes conventions relatives à l'écriture des programmes en langage d'assemblage.

Un document séparé décrit l'architecture externe du processeur, c'est-à-dire les registres visibles du logiciel, les règles d'adressage de la mémoire, le codage des instructions machine, et les mécanismes matériels permettant le traitement des interruptions, des exceptions et des trappes.

On présente ici successivement l'organisation de la mémoire, les principales règles syntaxiques du langage, les instructions et les macro-instructions, les directives acceptées par l'assembleur, les quelques appels système disponibles, ainsi que conventions imposées pour les appels de fonctions et la gestion de la pile.

Les programmes assembleur source qui respectent les règles définies dans le présent document peuvent être assemblés par l'assembleur MIPS de l'environnement GNU GCC pour générer du code exécutable. Ils sont également acceptés par le simulateur du MIPS R3000 utilisé en TP qui permet de visualiser le comportement du processeur instruction par instruction.

2/ ORGANISATION DE LA MEMOIRE

Rappelons que le but d'un programme source X écrit en langage d'assemblage est de fournir à un programme particulier (appelé «assembleur») les directives nécessaires pour générer le code binaire représentant les instructions et les données qui devront être chargées en mémoire pour permettre au programme X d'être exécuté par le processeur.

Dans l'architecture MIPS R3000, l'espace adressable est divisé en deux segments: le segment utilisateur, et le segment noyau.

Un programme utilisateur utilise généralement trois sous-segments (appelés sections) dans le segment utilisateur:

- la section **text** contient le code exécutable en mode utilisateur. Elle est implantée conventionnellement à l'adresse **0x00400000**. Sa taille est fixe et calculée lors de l'assemblage. La principale tâche de l'assembleur consiste à générer le code binaire correspondant au programme source décrit en langage d'assemblage, qui sera chargé en mémoire dans cette section.
- la section **data** contient les données globales manipulées par le programme utilisateur. Elle est implantée conventionnellement à l'adresse **0x10000000**. Sa taille est fixe et calculée lors de l'assemblage. Les valeurs contenues dans cette section peuvent être initialisées grâce à des directives contenues dans le programme source en langage d'assemblage.

- la section **stack** contient la pile d'exécution du programme utilisateur. Sa taille varie au cours de l'exécution. Elle est implantée conventionnellement à l'adresse **0x7FFFFFF00**. La pile s'étend vers les adresses décroissantes.

Trois sections sont également définies dans le segment noyau:

- la section **ktext** contient le code exécutable en mode noyau. Elle est implantée conventionnellement à l'adresse **0x80000000**. Sa taille est fixe et calculée lors de l'assemblage.
- la section **kdata** contient les données globales manipulées par le système d'exploitation en mode noyau. Elle est implantée conventionnellement à l'adresse **0xC0000000**. Sa taille est fixe et calculée lors de l'assemblage.
- la section **kstack** contient la pile d'exécution du noyau. Sa taille varie au cours de l'exécution. Elle est implantée conventionnellement à l'adresse **0xFFFFF000**. Cette pile s'étend vers les adresses décroissantes.

Segment noyau	Reserved	0xFFFFFFFF
		0xFFFFF000
	.kstack	↓ 0xFFFFEFFF
	.kdata	↑ 0xC0000000
		0xBFFFFFFF
	.ktext	0x80000000
<hr/>		
Segment utilisateur	Reserved	0x7FFFFFFF
		0x7FFF000
	.stack	↓ 0x7FFFEFFF
	.data	↑ 0x10000000
		0x0FFFFFFF
	.text	0x00400000
	Reserved	0x003FFFFF
		0x00000000

3/ RÈGLES SYNTAXIQUES

On définit ci-dessous les principales règles d'écriture d'un programme source.

3.1) les noms de fichiers

Les noms des fichiers contenant un programme source en langage d'assemblage doivent être suffixés par «.s». Exemple: **monprogramme.s**

3.2) les commentaires

ils commencent par un # et s'achèvent à la fin de la ligne courante.

Exemple :

```
#####
# Source Assembleur MIPS de la fonction memcpy
#####
```

...

```
lw    $10, 0($11)    # sauve la valeur copiée dans la mémoire
```

3.3) les entiers

Une valeur entière décimale est notée **250** (sans préfixe), et une valeur entière hexadécimale est notée **0xFA** (préfixée par zéro suivi de x). En hexadécimal, les lettres de A à F peuvent être écrites en majuscule ou en minuscule.

3.4) les chaînes de caractères

Elles sont simplement entre guillemets, et peuvent contenir les caractères d'échappement du langage C. Exemple : "Oh la jolie chaîne avec retour à la ligne\n".

3.5) les labels

Ce sont des mnémoniques correspondant à des adresses en mémoire. Ces adresses peuvent être soit des adresses de variables stockées en mémoire (principalement dans la section **data**), soit des adresses de saut (principalement dans la section **text**). Ce sont des chaînes de caractères qui doivent commencer par une lettre, un caractère « _ », ou un caractère « . ». Lors de la déclaration, ils doivent être suffixés par le caractère « : ». Pour y référer, on supprime le «:».

Exemple :

```
.data
message :
.asciiz "Ceci est une chaîne de caractères...\n"
.text
__start:
la    $4,    message    # adresse de la chaine dans $4
ori   $2,    $0,    4    # code de l'appel système dans $2
syscall
```

Attention: sont illégaux les labels qui ont le même nom qu'un mnémonique de l'assembleur.

3.6) les immédiats

On appelle immédiat un opérande contenu dans l'instruction. Ce sont des constantes. Ce sont soit des entiers, soit des labels. Les valeurs de ces constantes doivent respecter une taille maximum qui est fonction de l'instruction qui l'utilise: 16 ou 26 bits.

3.7) les registres

Le processeur MIPS possède 32 registres de travail accessibles au programmeur. Chaque registre est connu par son numéro, qui varie entre 0 et 31, et est préfixé par un \$. Par exemple, le registre 31 sera noté **\$31** dans l'assembleur. En dehors du registre **\$0** qui contient toujours la valeur 0, tous les registres sont identiques du point de vue de la machine.

Afin de normaliser et de simplifier l'écriture du logiciel, des conventions d'utilisation des registres sont définies. Ces conventions sont particulièrement nécessaires lors des appels de fonctions. Les noms entre parenthèses sont des alias utilisés par le compilateur GCC.

\$0	Vaut 0 en lecture. Non modifié par une écriture
\$1 (at)	Réservé à l'assembleur pour les macros.
\$2, \$3 (v0, V1)	Utilisés pour les calculs temporaires et la valeur de retour des fonctions,
\$4 . \$7 (a0 .. a3)	Utilisés pour le passage des arguments de fonctions, les valeurs ne sont pas préservées lors des appels de fonctions. Les autres arguments sont placés dans la pile.
\$8..\$15, \$24, \$25 (t0..t9)	Registres de travail temporaires, les valeurs ne sont pas préservées lors des appels de fonctions
\$16 ,... \$23, \$30 (s0 ... s8)	Registres persistants dont les valeurs sont préservées par les appels de fonctions
\$26,\$27 (K0, k1)	Réservés aux procédures noyau.
\$28 (gp)	Pointeur sur la zone des variables globales (segment data)
\$29 (sp)	Pointeur de pile
\$31(ra)	Contient l'adresse de retour d'une fonction

3.8) les arguments

La plupart des instructions nécessitent un ou plusieurs arguments. Si une instruction nécessite plusieurs arguments, ces arguments sont séparés par des virgules. Dans une instruction assembleur, on aura en général comme premier argument le registre dans lequel est mis le résultat de l'opération, puis ensuite le premier registre source, puis enfin le second registre source ou une constante.

Exemple: add \$3, \$2, \$1

3.9) l'adressage mémoire

Le MIPS ne possède qu'un unique mode d'adressage pour lire ou écrire des données en mémoire: l'adressage indirect registre avec déplacement. L'adresse est obtenue en additionnant le déplacement (positif ou négatif) au contenu du registre.

Exemples: lw \$12, 13(\$10) # \$12 <= Mem[\$10 + 13]
 sw \$20, -60(\$22) # Mem[\$22 - 60] <= \$20

S'il n'y a pas d'entier devant la parenthèse ouvrante, le déplacement est nul.

Pour ce qui concerne les sauts, il n'est pas possible d'écrire des sauts à des adresses constantes, comme par exemple un **j 0x400000** ou **bnez \$3, -12**. Il faut nécessairement utiliser des labels.

4/ INSTRUCTIONS

Dans ce qui suit, le registre noté **\$rr** est le registre destination, c.-à-d. qui reçoit le résultat de l'opération, les registres notés **\$ri** et **\$rj** sont les registres source qui contiennent les valeurs des opérandes sur lesquelles s'effectuent l'opération.

Notons qu'un registre source peut être le registre destination d'une même instruction assembleur.

Un opérande immédiat sera noté **imm**, et sa taille sera spécifié dans la Description : de l'instruction.

Les instructions de saut prennent comme argument une étiquette (ou label), qui est utilisée pour calculer l'adresse de saut. Toutes les instructions modifient le registre **PC** (program counter), qui contient l'adresse de l'instruction suivante à exécuter. Enfin, le résultat d'une multiplication ou d'une division est rangé dans deux registres spéciaux, **HI** pour les poids forts, et **LO** pour les poids faibles.

Ceci nous amène à introduire quelques notations :

+	Addition entière en complément à 2
-	Soustraction entière en complément à 2
x	Multiplication entière en complément à 2
/	Division entière en complément à 2
mod	Reste de la division entière en complément à 2
and	Opérateur et logique bit à bit
or	Opérateur ou logique bit à bit
nor	Opérateur non-ou logique bit à bit
xor	Opérateur ou-exclusif logique bit à bit
Mem[ad]	Contenu de la mémoire à l'adresse ad
<=	Assignment
	Concaténation entre deux chaînes de bits
B ⁿ	Réplication du bit B n fois dans une chaîne de bits
X _{p...q}	Sélection des bits p à q dans une chaîne de bits X

add Addition registre registre signée

Syntaxe : add \$rr, \$ri, \$rj

Description : Les contenus des registres \$ri et \$rj sont ajoutés pour former un résultat sur 32 bits qui est placé dans le registre \$rr

$$rr \leq ri + rj$$

Exception : génération d'une exception si dépassement de capacité.

addi Addition registre immédiat signée

Syntaxe : addi \$rr, \$ri, imm

Description : La valeur immédiate sur 16 bits subit une extension de signe, et est ajoutée au contenu du registre \$ri pour former un résultat sur 32 bits qui est placé dans le registre \$rr.

$$rr \leq \text{imm}_{15}^{16} \parallel \text{imm}_{15..0} + ri$$

Exception : génération d'une exception si dépassement de capacité.

addiu Addition registre immédiat sans détection de dépassement

Syntaxe : addiu \$rr, \$ri, imm

Description : La valeur immédiate sur 16 bits subit une extension de signe, et est ajoutée au contenu du registre \$ri pour former un résultat sur 32 bits qui est placé dans le registre \$rr.

$$rr \leq (\text{imm}_{15}^{16} \parallel \text{imm}_{15..0}) + ri$$

Exception : pas d'exception

addu Addition registre registre sans détection de dépassement

Syntaxe : addu \$rr, \$ri, \$rj

Description : Les contenus des registres \$ri et \$rj sont ajoutés pour former un résultat sur 32 bits qui est placé dans le registre \$rr

$$rr \leq ri + rj$$

Exception : pas d'exception

and Et bit-à-bit registre registre

Syntaxe : and \$rr, \$ri, \$rj

Description : Un et bit-à-bit est effectué entre les contenus des registres \$ri et \$rj. Le résultat est placé dans le registre \$rr.

$$rr \leq ri \text{ and } rj$$

Exception : pas d'exception

andi Et bit-à-bit registre immédiat

Syntaxe : `andi $rr, $ri, imm`

Description : La valeur immédiate sur 16 bits subit une extension de zéros. Un et bit-à-bit est effectué entre cette valeur étendue et le contenu du registre `$ri` pour former un résultat placé dans le registre `$rr`.

$$rr \leftarrow (0^{16} \parallel imm) \text{ and } ri$$

Exception : pas d'exception

beq Branchement si registre égal registre

Syntaxe : `beq $ri, $rj, label`

Description : Les contenus des registres `$ri` et `$rj` sont comparés. S'ils sont égaux, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

$$\begin{aligned} ad &\leftarrow \text{label} \\ \text{if } (ri = rj) \text{ pc} &\leftarrow \text{pc} + 4 + ad \end{aligned}$$

Exception : pas d'exception

bgez Branchement si registre supérieur ou égal à zéro

Syntaxe : `bgez $ri, label`

Description : Si le contenu du registre `$ri` est supérieur ou égal à zéro, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

$$\begin{aligned} ad &\leftarrow \text{label} \\ \text{if } (ri \geq 0) \text{ pc} &\leftarrow \text{pc} + 4 + ad \end{aligned}$$

Exception : pas d'exception

bgezal Branchement à une fonction si registre supérieur ou égal à zéro

Syntaxe : `bgezal $ri, label`

Description : Inconditionnellement, l'adresse de l'instruction suivant l'instruction `bgezal` est stockée dans le registre `$31`. Si le contenu du registre `$ri` est supérieur ou égal à zéro, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

$$\begin{aligned} ad &\leftarrow \text{label} \\ r31 &\leftarrow \text{pc} + 4 \\ \text{if } (ri \geq 0) \text{ pc} &\leftarrow \text{pc} + 4 + ad \end{aligned}$$

Exception : pas d'exception

bgtz Branchement si registre strictement supérieur à zéro

Syntaxe : bgtz \$ri, label

Description : Si le contenu du registre \$ri est strictement supérieur à zéro, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

```
ad <= label
if (ri > 0) pc <= pc + 4 + ad
```

Exception : pas d'exception

blez Branchement si registre inférieur ou égal à zéro

Syntaxe : blez \$ri, label

Description : Si le contenu du registre \$ri est inférieur ou égal à zéro, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

```
ad <= label
if (ri <= 0) pc <= pc + 4 + ad
```

Exception : pas d'exception

bltz Branchement si registre strictement inférieur à zéro

Syntaxe : bltz \$ri, label

Description : Si le contenu du registre \$ri est strictement inférieur à zéro, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

```
ad <= label
if (ri < 0) pc <= pc + 4 + ad
```

Exception : pas d'exception

bltzal Branchement à une fonction si registre inférieur ou égal à zéro

Syntaxe : bltzal \$ri, label

Description : Inconditionnellement, l'adresse de l'instruction suivant l'instruction bgezal est sauvée dans le registre \$31. Si le contenu du registre \$ri est strictement inférieur à zéro le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

```
ad <= label
r31 <= pc + 4
if (ri < 0) pc <= pc + 4 + ad
```

Exception : pas d'exception

bne Branchement si registre différent de registre

Syntaxe : `bne $ri, $rj, label`

Description : Les contenus des registres `$ri` et `$rj` sont comparés. S'ils sont différents, le programme saute à l'adresse correspondant à l'étiquette, calculée par l'assembleur.

$$\begin{aligned} ad &\leq \text{label} \\ \text{If } (ri \neq rj) \quad pc &\leq pc + 4 + ad \end{aligned}$$

Exception : pas d'exception

break Arrêt et saut à la routine d'exception

Syntaxe : `break imm`

Description : Un point d'arrêt est détecté, et le programme saute à l'adresse de la routine de gestion des exceptions.

$$Pc \leq 0x80000080$$

Exception : déclenchement d'une exception de type point d'arrêt.

div Division entière signée

Syntaxe : `div $ri, $rj`

Description : Le contenu du registre `$ri` est divisé par le contenu du registre `$rj`, le contenu des deux registres étant considéré comme des nombres en complément à deux. Le quotient de la division est placé dans le registre spécial `lo`, et le reste dans dans le registre spécial `hi`.

$$\begin{aligned} lo &\leq ri / rj \\ hi &\leq ri \bmod rj \end{aligned}$$

Exception : pas d'exception

divu Division entière non-signée

Syntaxe : `divu $ri, $rj`

Description : Le contenu du registre `$ri` est divisé par le contenu du registre `$rj`, le contenu des deux registres étant considéré comme des nombres non signés. Le quotient de la division est placé dans le registre spécial `lo`, et le reste dans dans le registre spécial `hi`.

$$\begin{aligned} lo &\leq (0 \parallel ri) / (0 \parallel rj) \\ hi &\leq (0 \parallel ri) \bmod (0 \parallel rj) \end{aligned}$$

Exception : pas d'exception

eret Sortie du GIET ou du Boot-Loader

Syntaxe : eret

Description : Force à 0 le bit EXL du registre SR et branche à l'adresse contenue dans le registre EPC.

sr <= sr & 0xFFFFFFFF
pc <= epc

j Saut inconditionnel immédiat

Syntaxe : j label

Description : Le programme saute inconditionnellement à l'adresse correspondant au label, calculé par l'assembleur.

pc <= label

Exception : pas d'exception

jal Appel de fonction inconditionnel immédiat

Syntaxe : jal label

Description : L'adresse de l'instruction suivant l'instruction jal est stockée dans le registre \$31. Le programme saute inconditionnellement à l'adresse correspondant au label, calculée par l'assembleur.

r31 <= pc + 4
pc <= label

Exception : pas d'exception

jalr Appel de fonction inconditionnel registre

Syntaxe : jalr \$ri ou jalr \$rr, \$ri

Description : Le programme saute à l'adresse contenue dans le registre \$ri . L'adresse de l'instruction suivant l'instruction jalr est sauvée dans le registre \$rr. Si le registre n'est pas spécifié, alors c'est par défaut le registre \$31} qui est utilisé.

rr <= pc + 4
pc <= ri

Exception : pas d'exception

jr Branchement inconditionnel registre

Syntaxe : jr \$ri

Description : Le programme saute à l'adresse contenue dans le registre \$ri.

pc <= ri

Exception : pas d'exception

lb Lecture d'un octet signé en mémoire

Syntaxe : lb \$rr, imm(\$ri)

Description : L'adresse de chargement est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.

L'octet lu à cette adresse subit une extension de signe et est placé dans le registre \$rr.

$$rr \leq (\text{Mem}[\text{imm} + ri])_7^{24} \parallel (\text{Mem})[\text{imm} + ri]_{7...0}$$

Exceptions : - Adresse dans le segment noyau alors que le processeur est en mode utilisateur.

- Adresse correspondant à un segment non défini

lbu Lecture d'un octet non-signé en mémoire

Syntaxe : lbu \$rr, imm(\$ri)

Description : L'adresse de chargement est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.

L'octet lu à cette adresse subit une extension avec des zéros et est placé dans le registre \$rr.

$$rr \leq (0)^{24} \parallel (\text{Mem})[\text{imm} + ri]_{7...0}$$

Exceptions : - Adresse dans le segment noyau alors que le processeur est en mode utilisateur.

- Adresse correspondant à un segment non défini.

lh Lecture d'un demi-mot signé en mémoire

Syntaxe : lh \$rr, imm(\$ri)

Description : L'adresse de chargement est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.

Le demi-mot de 16 bits lu à cette adresse subit une extension de signe et est placé dans le registre \$rr.

$$rr \leq (\text{Mem}[\text{imm} + ri])_{15}^{16} \parallel (\text{Mem})[\text{imm} + ri]_{15...0}$$

Exceptions : - Adresse non alignée sur une frontière de demi-mot.

- Adresse dans le segment noyau alors que le processeur est en mode utilisateur.

- Adresse correspondant à un segment non défini.

lhu Lecture d'un demi-mot non-signé en mémoire

Syntaxe : lhu \$rr, imm(\$ri)

Description : L'adresse de chargement est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.
Le demi-mot de 16 bits lu à cette adresse subit une extension avec des zéro et est placé dans le registre \$rr.

$$rr \leq (0)^{16} \parallel (\text{Mem})[\text{imm} + ri]_{15..0}$$

Exceptions : - Adresse non alignée sur une frontière de demi-mot.
- Adresse dans le segment noyau alors que le processeur est en mode utilisateur.
- Adresse correspondant à un segment non défini

lui Chargement d'une constante dans les poids forts d'un registre

Syntaxe : lui \$rr, imm

Description : La constante immédiate de 16 bits est décalée de 16 bits à gauche, et est complétée de zéro. La valeur ainsi obtenue est placée dans le registre \$rr .

$$rr \leq \text{imm} \parallel (0)^{16}$$

Exception : pas d'exception

lw Lecture d'un mot de la mémoire

Syntaxe : lw \$rr, imm(\$ri)

Description : L'adresse de chargement est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.
Le demi-mot de 32 bits lu à cette adresse est placé dans le registre \$rr.

$$rr \leq \text{Mem}[\text{imm} + ri]$$

Exceptions : - Adresse non alignée sur une frontière de mot.
- Adresse dans le segment noyau alors que le processeur est en mode utilisateur.
- Adresse correspondant à un segment non défini

mfc0 Copie d'un registre spécial dans d'un registre général

Syntaxe : mfc0 \$rt, \$rd

Description : Le contenu du registre spécial \$rd --- non directement accessible au programmeur --- est recopié dans le registre général \$rt.
Les registres spéciaux servent à la gestion des exceptions et interruptions, et sont les suivants :

\$8 pour BAR} (bad address register),
\$12 pour SR (status register),
\$13 pour CR (cause register)
\$14 pour EPC (exception program counter)

$$rt \leq rd$$

Exception : registre spécial non défini.

mfhi Copie le registre hi dans un registre général

Syntaxe : mfhi \$rr

Description : Le contenu du registre hi --- qui est mis à jour par les opérations de multiplication ou de division --- est recopié dans le registre général \$rr.

rr <= hi

Exception : pas d'exception

mflo Copie le registre lo dans un registre général

Syntaxe : mflo \$rr

Description : Le contenu du registre lo --- qui est mis à jour par les opérations de multiplication ou de division --- est recopié dans le registre général \$rr.

rr <= lo

Exception : pas d'exception.

mtc0 Copie d'un registre général dans un registre spécial

Syntaxe : mtc0 \$rt, \$rd

Description : Le contenu du registre général \$rt est recopié dans le registre spécial \$rd --- non directement accessible au programmeur --- Les registres spéciaux servent à la gestion des exceptions et interruptions, et sont les suivants :

\$8 pour BAR (bad address register),

\$12 pour SR (status register),

\$13 pour CR (cause register)

\$14 pour EPC (exception program counter)

rt <= rd

Exception : registre spécial non défini.

mthi Copie d'un registre général dans le registre hi

Syntaxe : mthi \$ri

Description : Le contenu du registre général \$ri est recopié dans le registre hi.

Exception : pas d'exception.

mtlo Copie d'un registre général dans le registre lo

Syntaxe : mtlo \$ri

Description : Le contenu du registre général \$ri est recopié dans le registre lo.

Exception : pas d'exception.

mult Multiplication signée

Syntaxe : mult \$ri, \$rj

Description : Le contenu du registre \$ri est multiplié par le contenu du registre \$rj, le contenu des deux registres étant considéré comme des nombres en complément à deux. Les 32 bits de poids fort du résultat sont placés dans le registre hi, et les 32 bits de poids faible dans lo.

$$\begin{aligned} lo &\leq (ri \times rj)_{31...0} \\ hi &\leq (ri \times rj)_{63...32} \end{aligned}$$

Exception : pas d'exception.

multu Multiplication non-signée

Syntaxe : multu \$ri, \$rj

Description : Le contenu du registre \$ri est multiplié par le contenu du registre \$rj, le contenu des deux registres étant considéré comme des nombres non signés. Les 32 bits de poids fort du résultat sont placés dans le registre hi, et les 32 bits de poids faible dans lo.

$$\begin{aligned} lo &\leq ((0 \parallel ri) \times (0 \parallel rj))_{31...0} \\ hi &\leq ((0 \parallel ri) \times (0 \parallel rj))_{63...32} \end{aligned}$$

Exception : pas d'exception.

nor Non-ou bit-à-bit registre registre

Syntaxe : nor \$rr, \$ri, \$rj

Description : Un non-ou bit-à-bit est effectué entre les contenus des registres \$ri et \$rj. Le résultat est placé dans le registre \$rr.

$$rr \leq ri \text{ nor } rj$$

Exception : pas d'exception.

or Ou bit-à-bit registre registre

Syntaxe : or \$rr, \$ri, \$rj

Description : Un ou bit-à-bit est effectué entre les contenus des registres \$ri et \$rj. Le résultat est placé dans le registre \$rr.

$$rr \leq ri \text{ or } rj$$

Exception : pas d'exception.

ori Ou bit-à-bit registre immédiat

Syntaxe : ori \$rr, \$ri, imm

Description : La valeur immédiate sur 16 bits subit une extension de zéros. Un ou bit-à-bit est effectué entre cette valeur étendue et le contenu du registre \$ri pour former un résultat placé dans le registre \$rr.

$$rr \leq ((0)^{16} \parallel imm) \text{ or } ri$$

Exception : pas d'exception.

sb Ecriture d'un octet en mémoire

Syntaxe : sb \$rj, imm(\$ri)

Description : L'adresse d'écriture est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.

L'octet de poids faible du registre \$rj est écrit à l'adresse ainsi calculée.

$$\text{Mem}[imm + ri] \leq rj_{7...0}$$

Exceptions : - Adresse dans le segment noyau alors que le processeur est en mode utilisateur.
- Adresse correspondant à un segment non défini.

sh Ecriture d'un demi-mot en mémoire

Syntaxe : sh \$rj, imm(\$ri)

Description : L'adresse d'écriture est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri.

Les deux octets de poids faible du registre \$rj sont écrit à l'adresse ainsi calculée.

Le bit de poids faible de cette adresse doit être à zéro.

$$\text{Mem}[imm + ri] \leq rj_{15...0}$$

Exceptions : - Adresse non alignée sur une frontière de demi-mot.
- Adresse dans le segment noyau alors que le processeur est en mode utilisateur.
- Adresse correspondant à un segment non défini.

sll Décalage à gauche immédiat

Syntaxe : sll \$rr, \$ri, imm

Description : Le registre est décalé à gauche de la valeur immédiate codée sur 5 bits, des zéros étant introduits dans les bits de poids faibles.

Le résultat est placé dans le registre \$rr.

$$rr \leq ri_{(31-imm)...0} \parallel (0)^{imm}$$

Exception : pas d'exception.

sllv Décalage à gauche registre

Syntaxe : sllv \$rr, \$ri, \$rj

Description : Le registre \$ri est décalé à gauche du nombre de bits spécifiés dans les 5 bits de poids faible du registre \$rj, des zéros étant introduits dans les bits de poids faibles. Le résultat est placé dans le registre \$rr.

$$rr \leftarrow ri_{(31-rj)...0} \parallel (0)^{rj}$$

Exception : pas d'exception.

slt Comparaison signée registre registre

Syntaxe : slt \$rr, \$ri, \$rj

Description : Le contenu du registre \$ri est comparé au contenu du registre \$rj, les deux valeurs étant considérées comme des nombres signés.

Si la valeur contenue dans \$ri est strictement inférieure à celle contenue dans \$rj, alors \$rr prend la valeur un, sinon il prend la valeur zéro.

$$\begin{aligned} \text{If } (ri < rj) \quad rr &\leq 1 \\ \text{else} \quad \quad \quad rr &\leq 0 \end{aligned}$$

Exception : pas d'exception.

slti Comparaison signée registre immédiat

Syntaxe : slti \$rr, \$ri, imm

Description : Le contenu du registre est comparé à la valeur immédiate sur 16 bits qui a subi une extension de signe. Les deux valeurs sont considérées comme des nombres signés. Si la valeur contenue dans \$ri est strictement inférieure à celle de l'immédiat, alors \$rr prend la valeur un, sinon il prend la valeur zéro.

$$\begin{aligned} \text{If } (ri < \text{imm}) \quad rr &\leq 1 \\ \text{else} \quad \quad \quad rr &\leq 0 \end{aligned}$$

Exception : pas d'exception.

sltiu Comparaison non-signée registre immédiat

Syntaxe : sltiu \$rr, \$ri, imm

Description : Le contenu du registre est comparé à la valeur immédiate sur 16 bits qui a subi une extension de signe.

Les deux valeurs étant considérées comme des nombres non-signés,

Si la valeur contenue dans \$ri est strictement inférieure à celle

de l'immédiat étendu, alors \$rr prend la valeur un, sinon il prend la valeur zéro.

$$\begin{aligned} \text{if } ((0||ri) < (0||\text{imm})) \quad rr &\leq 1 \\ \text{else} \quad \quad \quad \quad \quad \quad rr &\leq 0 \end{aligned}$$

Exception : pas d'exception

sltu Comparaison non-signée registre registre

Syntaxe : sltu \$rr, \$ri, \$rj

Description : Le contenu du registre \$ri est comparé au contenu du registre \$rj, les deux valeurs étant considérés comme des nombres non-signés. Si la valeur contenue dans ri est strictement inférieure à celle contenue dans \$rj, alors \$rr prend la valeur un, sinon il prend la valeur zéro.

$$\begin{aligned} \text{If } ((0||ri) < (0||rj)) \quad & rr \leq 1 \\ \text{else} \quad & rr \leq 0 \end{aligned}$$

Exception : pas d'exception

sra Décalage à droite arithmétique immédiat

Syntaxe : sra \$rr, \$ri, imm

Description : Le registre \$ri est décalé à droite de la valeur immédiate codée sur 5 bits, le bit de signe du registre \$ri étant introduit dans les bits de poids fort.

Le résultat est placé dans le registre .

$$rr \leq (ri_{31})^{imm} || (ri)_{31\dots imm}$$

Exception : pas d'exception

srav Décalage à droite arithmétique registre

Syntaxe : srav \$rr, \$ri, \$rj

Description : Le registre \$ri est décalé à droite du nombre de bits spécifié dans les 5 bits de poids faible du registre \$rj, le bit de signe de \$ri étant introduit dans les bits de poids fort.

Le résultat est placé dans le registre \$rr.

$$rr \leq (ri_{31})^{rj} || (ri)_{31\dots rj}$$

Exception : pas d'exception

srl Décalage à droite logique immédiat

Syntaxe : srl \$rr, \$ri, imm

Description : Le registre est décalé à droite de la valeur immédiate codée sur 5 bits, des zéros étant introduits dans les bits de poids fort.

$$rr \leq (0)^{imm} || (ri)_{31\dots imm}$$

Exception : pas d'exception

srlv Décalage à droite logique registre

Syntaxe : srlv \$rr, \$ri, \$rj

Description : Le registre \$ri est décalé à droite du nombre de bits spécifié dans les 5 bits de poids faible du registre \$rj des zéros étant introduits dans les bits de poids fort ainsi libérés. Le résultat est placé dans le registre \$rr .

$$rr \leftarrow (0)^{rj} \parallel (ri)_{31..rj}$$

Exception : pas d'exception

sub Soustraction registre registre signée

Syntaxe : sub \$rr, \$ri, \$rj

Description : Le contenu du registre \$rj est soustrait du contenu du registre \$ri pour former un résultat sur 32 bits qui est placé dans le registre \$rr.

$$rr \leftarrow ri - rj$$

Exception : génération d'une exception si dépassement de capacité.

subu Soustraction registre registre non-signée

Syntaxe : sub \$rr, \$ri, \$rj

Description : Le contenu du registre \$rj est soustrait du contenu du registre \$ri pour former un résultat sur 32 bits qui est placé dans le registre \$rr.

$$rr \leftarrow ri - rj$$

Exception : pas d'exception

sw Écriture d'un mot en mémoire

Syntaxe : sw \$rj, imm(\$ri)

Description : L'adresse d'écriture est la somme de la valeur immédiate sur 16 bits, avec extension de signe, et du contenu du registre \$ri. Le contenu du registre \$rj est écrit en mémoire à l'adresse ainsi calculée. Les deux bits de poids faible de cette adresse doivent être nuls.

$$\text{Mem}[\text{imm} + ri] \leftarrow rj$$

Exceptions : - Adresse non alignée sur une frontière de mot.
 - Adresse dans le segment noyau alors que le processeur est en mode utilisateur.
 - Adresse correspondant à un segment non défini

syscall Appel à une fonction du système (en mode noyau).

Syntaxe : syscall

Description : Un appel système est effectué, par un branchement inconditionnel au gestionnaire d'exception.

Note : par convention, le numéro de l'appel système, c.-à-d. le code de la fonction système à effectuer, est placé dans le registre \$2..

$Pc \leq 0x80000080$

xor Ou-exclusif bit-à-bit registre registre

Syntaxe : xor \$rr, \$ri, \$rj

Description : Un ou-exclusif bit-à-bit est effectué entre les contenus des registres \$ri et \$rj. Le résultat est placé dans le registre \$rr .

$rr \leq ri \text{ xor } rj$

Exception : pas d'exception

xori Ou-exclusif bit-à-bit registre immédiat

Syntaxe : xori \$rr, \$ri, imm

Description : La valeur immédiate sur 16 bits subit une extension de zéros.

Un ou-exclusif bit-à-bit est effectué entre cette valeur étendue et le contenu du registre \$ri pour former un résultat placé dans le registre \$rr.

$rr \leq ((0)^{16} \parallel \text{imm}) \text{ xor } ri$

Exception : pas d'exception

5/ MACRO-INSTRUCTIONS

Une macro-instruction est une pseudo-instruction qui ne fait pas partie du jeu d'instructions machine, mais qui est acceptée par l'assembleur qui la traduit en une séquence de plusieurs instructions machine. Les macro-instructions utilisent le registre \$1 si elles ont besoin de faire un calcul intermédiaire. Il ne faut donc pas utiliser ce registre dans les programmes.

la **Chargement d'une adresse dans un registre**

Syntaxe : la \$rr, adr

Description : L'adresse considérée comme une quantité non-signée est chargée dans le registre .

Code équivalent

Calcul de adr par l'assembleur

```
Lui  $rr,  adr >> 16
ori  $rr,  $rr,  adr & 0xFFFF
```

li **Chargement d'un opérande immédiat sur 32 bits dans un registre**

Syntaxe : li \$rr, imm

Description : La valeur immédiate est chargée dans le registre .\$rr .

Code équivalent

```
lui  $rr,  imm >> 16
ori  $rr,  $rr,  imm & 0xFFFF
```

6/ DIRECTIVES SUPPORTEES PAR L'ASSEMBLEUR MIPS

Les directives ne sont pas des instructions exécutables par la machine, mais permettent de donner des ordres au programme d'assemblage. Toutes ces pseudo-instructions commencent par le caractère « . » ce qui permet de les différencier clairement des instructions.

6.1) Déclaration des sections text, data et stack

Six directives permettent de spécifier quelle section de la mémoire est concernée par les instructions, macro-instructions ou directives qui les suivent. Sur ces six directives, deux sont dynamiquement gérées lors de l'exécution : ce sont celles qui concernent la pile utilisateur (stack), et la pile système (kstack). Ceci signifie que l'assembleur gère quatre compteurs d'adresse indépendants correspondants aux quatre autres sections (text, data, ktext, kdata). Ces six directives sont :

- .text
- .data
- .stack
- .ktext
- .kdata
- .kstack

Toutes les instructions ou directives qui suivent une de ces six directives concernent la section correspondante.

6.2) Déclaration et initialisation de variables

Les directives suivantes permettent d'initialiser les valeurs contenues dans certaines sections de la mémoire (uniquement text, data, ktext, et kdata).

.align n

Description : Cette directive aligne le compteur d'adresse de la section concernée sur une adresse telle que les n bits de poids faible soient à zéro.

Exemple

```
.align 2
.byte 12
.align 2
.byte 24
```

.ascii chaîne, [autrechaîne]•••

Description : Cette directive place à partir de l'adresse du compteur d'adresse de la section concernée la suite de caractères entre guillemets. S'il y a plusieurs chaînes, elles sont placées à la suite. Cette chaîne peut contenir des séquences d'échappement du langage C, et doit être terminée par un zéro binaire si elle est utilisée avec un appel système.

Exemple

```
message:
.ascii "Bonjour, Maître!\n\0"
```

.asciiz chaîne, [autrechaîne]...

Description : Cette directive opérateur est strictement identique à la précédente, la seule différence étant qu'elle ajoute un zéro binaire à la fin de chaque chaîne.

Exemple

```
message:
.ascii "Bonjour, Maître"
```

.byte n, [m]

Description : La valeur de chacune des expressions n,m,... est tronquée à 8 bits, et les valeurs ainsi obtenues sont placées à des adresses successives de la section active.

Exemple

```
table:
.byte 1, 2, 4, 8, 16, 32, 64, 32, 16, 8, 4, 2, 1
```

.half n, [m]...

Description : La valeur de chacune des expressions n,m,... est tronquée à 16 bits, et les valeurs ainsi obtenues sont placées à des adresses successives de la section active.

Exemple

```
coordonnées:
.half 0 , 1024
```

.word n, [m]...

Description : La valeur de chaque expression est placée dans des adresses successives de la section active.

Exemple

```
entiers:
.word -1, -1000, -100000, 1, 1000, 100000
```

.space n

Description : Un espace de taille n octets est réservé à partir de l'adresse courante de la section active.

Exemple

```
nuls:
.space 1024      # initialise 1 kilo de mémoire à zéro
```

7/ APPELS SYSTEME SUPPORTES PAR XSPIM

Pour réaliser certains traitements qui ne peuvent être exécutés que sous le contrôle du système d'exploitation (typiquement les entrées/sorties consistant à lire ou écrire un nombre, ou une chaîne de caractère sur la console), le programme utilisateur doit utiliser un « appel système », grâce à l'instruction syscall.

Par convention, le numéro de l'appel système est contenu dans le registre \$2, et ses éventuels arguments dans les registres \$4 et \$5.

L'environnement de simulation XSPIM ne modélise qu'un seul périphériques. Les appels systèmes ne sont pas réellement exécutés par le processeur MIPS, mais sont directement exécutés sur la station de travail qui effectue la simulation. Cinq appels système sont actuellement supportés par XSPIM :

7.1) Ecrire un entier sur la console

Il faut mettre l'entier à écrire dans le registre \$4 et exécuter l'appel système numéro 1.

```
li    $4, 1234567    # stocke la valeur 1234567 dans $4
ori   $2, $0, 1     # code de « print_integer » dans $2
syscall                # affiche 1234567
```

7.2) lire un entier sur la console

La valeur de retour d'une fonction --- système ou autre --- doit être rangée par la fonction appelée dans le registre \$2. Ainsi, lire un entier consiste à exécuter l'appel système numéro 5 et récupérer le résultat dans le registre\$2.

```
ori   $2, $0, 5     # code de « read_integer »
syscall                # $2 contient la valeur lue
```

7.3) Ecrire une chaîne de caractères sur la console

Une chaîne de caractères étant identifiée par un pointeur, il faut passer ce pointeur à l'appel système numéro 4 pour l'afficher.

```
str:   .asciiz "Chaîne à afficher\n"
la     $4, str      # charge le pointeur dans $4
ori    $2, $0, 4    # code de « print_string » dans $2
syscall                # affiche la chaine pointée
```

7.4) Lire une chaîne de caractères sur la console

Pour lire une chaîne de caractères, il faut un pointeur définissant l'adresse du buffer de réception en mémoire et un entier définissant la taille du buffer (en nombre de caractères).

On écrit la valeur du pointeur dans \$4, et la taille du buffer dans \$5, et on exécute l'appel système numéro 8.

```
read:  .space 256
      la    $4, read    # charge le pointeur dans $4
      ori   $5, $0, 255 # charge longueur max dans $5
      ori   $2, $0, 8    # code de « read_string »
      syscall          # copie la chaîne dans le buffer pointé par $4
```

7.5) Terminer un programme

L'appel système numéro 10 effectue l' exit du programme au sens du langage C.

```
ori   $2, $0, 10 # code de « exit »
syscall          # quitte pour de bon
```

8/ CONVENTIONS POUR LES APPELS DE FONCTIONS

Rappelons que l'on distingue deux catégories de registres (cf section 3.7 page 5). D'une part les registres temporaires qu'une fonction peut modifier sans en restaurer la valeur initiale, d'autre part les registres persistants qu'une fonction peut utiliser mais qu'elle doit restaurer dans leur état initial avant de sortir. Seuls les registres \$16 à \$23 et \$28 à \$31 font partie de la deuxième catégorie et doivent être restaurés s'ils ont été modifiés. Les registres \$1 à \$15 et \$24, \$25 sont utilisables sans sauvegarde préalable. Parmi les registres temporaires, nous allons voir que les registres \$2 et \$3 sont utilisés pour la valeur de retour des fonctions, les registres \$4 à \$7 sont utilisés pour le passage des paramètres.

L'exécution de fonctions nécessite une pile en mémoire. Cette pile correspond à la section stack. L'utilisation de cette pile fait l'objet de conventions qui doivent être respectées. Les conventions définies ci-dessous sont utilisées par le compilateur GCC.

- la pile s'étend vers les adresses décroissantes ;
- le pointeur de pile pointe toujours sur la dernière case occupée dans la pile. Ceci signifie que toutes les cases d'adresse inférieure au pointeur de pile sont libres.
- Le processeur MIPS R3000 ne possède pas d'instructions spécifiques à la gestion de la pile. On utilise les instructions lw et sw pour lire et écrire dans la pile.
- Les appels de fonction utilisent un pointeur particulier, appelé pointeur de pile. Ce pointeur est stocké conventionnellement dans le registre \$29.
- La valeur de retour (entier ou pointeur) d'une fonction est conventionnellement écrite dans le registre \$2 par la fonction appelée.
- Par ailleurs, l'architecture matérielle du processeur MIPS R3000 impose l'utilisation du registre \$31 pour stocker l'adresse de retour lors d'un appel de fonction.

À chaque appel de fonction est associée une zone dans la pile constituant le «contexte d'exécution» de la fonction. Dans le cas des fonctions récursives, une même fonction peut être appelée plusieurs fois et possèdera donc plusieurs contextes d'exécution dans la pile.

Dans le cas général, un contexte d'exécution d'une fonction est constitué de trois zones qui sont, dans l'ordre d'empilement :

- **La zone des arguments de la fonction**

Les valeurs des arguments sont écrites dans la pile par la fonction appelante et lues dans la pile par la fonction appelée. Dans la suite de ce document, on note **na** le nombre d'arguments, et on considère que tous les arguments sont représentés par des mots de 32 bits. Par convention, on place toujours le premier argument de la fonction appelée à l'adresse la plus petite dans la zone des arguments.

Le compilateur gcc fait une optimisation pour réduire le nombre d'accès à la mémoire. Les quatre premiers arguments d'une fonction ne sont pas explicitement écrits dans la pile mais sont laissés dans les registres \$4, \$5, \$6 et \$7. Attention, la fonction appelante réserve quand même dans la pile l'espace nécessaire **pour tous** les arguments, mais elle n'y écrit simplement pas les 4 premiers. Le pointeur de pile \$29 pointe sur la case de la pile où le premier argument devrait être.

- **La zone des variables locales de la fonction**

Les valeurs stockées dans cette zone ne sont en principe lues et écrites que par la fonction appelée. Elle est utilisée pour stocker les variables et structures de données locales à la fonction. Dans la suite de ce document, on note **nv** le nombre de mots de 32 bits constituant la zone des variables locales.

- **La zone de sauvegarde des registres**

La fonction appelée est chargée de sauvegarder le registre \$31, ainsi que les registres persistants qu'elle utilise de façon à pouvoir restaurer leur valeur avant de rendre la main à la fonction appelante. Les registres sont placés dans la pile suivant l'ordre croissant, le registre d'indice le plus petit à l'adresse la plus petite. Ainsi, le registre \$31 contenant l'adresse de retour est toujours stocké à l'adresse la plus grande de la zone de sauvegarde.

Dans la suite de ce document, on note **nr** le nombre de registres sauvegardés en plus du registre \$31. Pour les fonctions terminales (qui n'appellent pas d'autres fonctions) il n'est pas nécessaire de sauver \$31. Dans la mesure du possible, il est souhaitable de ne pas utiliser de registres persistants afin d'éviter leur sauvegarde.

8.1) Organisation de la pile

Dans le cas général, une fonction (nommons là f) possède des variables locales (**nv**), utilise des registres persistants (**nr**) et peut appeler d'autres fonctions (nommons ces fonctions les g_0, g_1, \dots, g_n) ayant des nombres d'arguments différents (**na**₀, **na**₁, ... **na**_n).

A l'entrée de la fonction f il faut exécuter la séquence suivante : **le prologue**

- décrémenter le pointeur de pile : $\$29 \leftarrow \$29 - 4 * (\mathbf{nv} + \mathbf{nr} + \text{MAX}(\mathbf{na}_i))$ pour pointer sur la dernière case occupée dans la pile.
- écrire dans la pile les valeurs des **nr** registres persistants qu'elle va modifier en commençant par le registre \$31 si la fonction n'est pas terminale.

A la sortie de la fonction f , il faut exécuter la séquence suivante : **l'épilogue**

- restaurer les valeurs des **nr** registres dont \$31.
- restaurer le pointeur de pile à sa valeur initiale $\$29 \leftarrow \$29 + 4 * (\mathbf{nv} + \mathbf{nr} + \text{MAX}(\mathbf{na}_i))$
- sauter à l'adresse contenue dans \$31

Entre le prologue et l'épilogue se trouve le **corps de la fonction** qui effectue les calculs en utilisant les registres nécessaires ainsi que les variables locales stockées dans la pile, et écrit la valeur de retour dans le registre \$2. Il est préférable de choisir uniquement des registres temporaires pour les calculs. Nous avons dit qu'à l'entrée d'une fonction les quatre premiers arguments sont placés dans les registres \$4 à \$7. Si cette fonction appelle d'autres fonctions, elle peut avoir besoin d'écraser les registre \$4 à \$7. Elle doit alors les écrire dans la pile dans les cases qui leur sont réservées.

8.2) Exemple

On traite ici l'exemple d'une fonction calculant la norme d'un vecteur (x,y), en supposant qu'il existe une fonction `int isqrt(int x)` qui retourne la racine carrée d'un nombre entier. Les coordonnées du vecteur sont des variables globales initialisées dans le segment « data ». Ceci correspond au code C ci-dessous :

```
int    x = 5 ;
int    y = 4 ;

int main()
{
    printf (« %x », norme(x,y) ); /* réaliser par l'appel système n° 1*/
    exit() ;
}

int norme (int a, int b)
{ int somme, val;          /* Variables locales */
  somme = a * a + b * b;
  val = isqrt(somme);
  return val;
}
```

Quelques remarques :

- La fonction *main* n'a pas de variables locale ($nv = 0$), n'utilise pas de registres persistants ($nr = 1$) et appelle la fonction *norme* avec deux arguments ($na = 2$). Il faut donc réserver 3 cases dans la pile (1 case pour \$31 et 2 cases pour les arguments de *norme*).
- **Attention**, la fonction *main* est ici une fonction spéciale qui se termine par un appel système `exit` qui met fin définitivement à l'exécution du programme. Il ne sert à rien de restaurer l'état des registres ou de la pile.
- La fonction *norme* déclare deux variables locales *somme* et *val* ($nv = 2$), utilise deux registres de travail temporaires \$8 et \$9 ($nr = 1$) et appelle la fonction *isqrt*, qui a un argument. Il faudra donc réserver 4 cases dans la pile (2 pour les variables locales, 1 pour \$31, 1 pour l'arguments de *isqrt*).
- Les deux fonction *isqrt* et *norme* renvoient leurs résultat dans le registre \$2.

Le programme assembleur est le suivant :

```

        .data
x :     .word      5
y :     .word      4

        .text

main :   addiu     $29, $29 -12  # décrémentation pointeur de pile pour x et y
        sw       $31, 8($29)   # sauvegarde de $31
        la       $4, x         # Ecriture 1er parametre
        lw       $4, 0($4)     # Ecriture 2e paramètre
        la       $5, y
        lw       $5, 0($5)
        jal      norme
        or       $4, $2, $0    # récupération résultat norme dans $4
        ori      $2, $0, 1     # code de « print_integer » dans $2
        syscall
        ori      $2, $0, 10    # affichage résultat sur la console
        syscall                # code de « exit » dans $2
                                # sortie du programme

norme :
# prologue nv=2 nr=1 MAX(na) = 1
        addiu     $29, $29, -16 # décrémentation pointeur de pile
        sw       $31, +4($29)   # sauvegarde adresse de retour

# corps de la fonction
        mult     $4, $4         # calcul a*a
        mflo    $4
        mult     $5, $5         # calcul b*b
        mflo    $5
        addu    $4, $4, $5     # calcul somme dans $4 (1er argument)
        jal     isqrt          # appel de la fonction isqrt (résultat dans $2)

# épilogue
        lw      $31, +4($29)    # restaure adresse de retour
        addiu   $29, $29, +16  # incrémentation pointeur de pile
        jr     $31              # retour à la fonction appelante

```