

Manuel de développement :

1. Manuel de développement :

1. I. La plate-forme matérielle
2. II. Architecture du MUTEKP
3. III. Introduction au noyau MUTEKP
 1. III.1 Le concept d'un thread dans le système
 2. III.2 États d'un thread
 3. III.3 Les transitions d'états
 4. III.4 Ordonnancement des threads
 5. III.5 Organisation et gestion de la mémoire
 1. III.5.1 L'organisation mémoire
 2. III.5.2 La gestion mémoire
 6. III.6 Le buffer système
4. IV. Détail du noyau et les structures de données système
 1. IV.1 Gestion des threads
 1. IV.1.1 La structure de donnée du thread
 2. IV.1.2 La structure de donnée Ordonnanceur et la table d'ordonnancement
 2. IV.2 Gestion de la mémoire
 1. IV.2.1 La structure gestionnaire mémoire
 3. IV.3 Gestion des périphériques
 1. IV.3.1 La structure gestionnaire des verrous
 2. IV.3.2 Représentation des cibles (TTY, Timer et ICU)
 4. IV.4 Gestion des interruptions

I. La plate-forme matérielle

II. Architecture du MUTEKP

La figure suivante illustre la modalisation du système :



Les bibliothèques constituant le système sont :

- pthread : contient l'implémentation d'un sous-ensemble des thread POSIX.
- libc : contient l'implémentation des services système tel que malloc, printf, read, memcpy ..etc.
- mwmr : contient l'implémentation du protocole MWMR.
- sys : contient le code système qui ne dépend pas de l'architecture de la plate-forme ou de type des processeurs utilisés.
- cpu : contient le code système en assembleur qui dépend de type des processeurs de la plate-forme.
- arch : contient le code C qui dépend de la plate-forme tel que des configurations système vis-à-vis des composants de la plate-forme, les ISR d'interruption des différents types de cibles ..etc.

En cas de modification au niveau de la configuration matériel, il suffit d'adapter le code système des deux bibliothèques cpu et arch pour pouvoir déployer MUTEKP sur la nouvelle plate-forme.

III. Introduction au noyau MUTEKP

III.1 Le concept d'un thread dans le système

III.2 États d'un thread

III.3 Les transitions d'états

III.4 Ordonnancement des threads

III.5 Organisation et gestion de la mémoire

III.5.1 L'organisation mémoire

III.5.2 La gestion mémoire

III.6 Le buffer système

IV. Détail du noyau et les structures de données système

IV.1 Gestion des threads

IV.1.1 La structure de donnée du thread

IV.1.2 La structure de donnée Ordonnanceur et la table d'ordonnancement

IV.2 Gestion de la mémoire

IV.2.1 La structure gestionnaire mémoire

IV.3 Gestion des périphériques

IV.3.1 La structure gestionnaire des verrous

IV.3.2 Représentation des cibles (TTY, Timer et ICU)

IV.4 Gestion des interruptions