

Mutek*p*

1. [Mutek*p*](#)
2. [Manuel d'utilisation](#)
3. [Manuel de développement](#)
 1. [I. La plate-forme matérielle](#)
 2. [II. Architecture du MUTEK*P*](#)
 3. [III. Introduction au noyau MUTEK*P*](#)
 1. [III.1 Le concept d'un thread dans le système](#)
 2. [III.2 États d'un thread](#)
 3. [III.3 Les transitions d'états](#)
 4. [III.4 Ordonnancement des threads](#)
 5. [III.5 Organisation et gestion de la mémoire](#)
 1. [III.5.1 L'organisation mémoire](#)
 2. [III.5.2 La gestion mémoire](#)
 6. [III.6 Le buffer système](#)
 4. [IV. Détail du noyau et les structures de données système](#)
 1. [IV.1 Gestion des threads](#)
 1. [IV.1.1 La structure de donnée du thread](#)
 2. [IV.1.2 La structure de donnée Ordonnancement et la table d'ordonnancement](#)
 2. [IV.2 Gestion de la mémoire](#)
 1. [IV.2.1 La structure gestionnaire mémoire](#)
 3. [IV.3 Gestion des périphériques](#)
 1. [IV.3.1 La structure gestionnaire des verrous](#)
 2. [IV.3.2 Représentation des cibles \(TTY, Timer et ICU\)](#)
 4. [IV.4 Gestion des interruptions](#)

Bienvenue sur le site du projet.

Mutek*P* est un noyau de système d'exploitation pour des architectures multiprocesseur intégrées sur puce de type MPSoCs.

Muni d'un code claire et facile à lire, Mutek*P* a été crée dans le but de disposer d'un noyau embarqué à vocation pédagogique implémentant l'API des threads POSIX sur des architectures MPSoCs en mettant en avant les concepts système utilisés.

Il servira comme support pédagogique dans différents modules du MASTER ACSI.

(Ce site est en construction)

Manuel d'utilisation

[UserManuel](#) : tout ce qu'il faut savoir pour pouvoir programmer des applications au dessus de Mutek*p*

Manuel de développement

I. La plate-forme matérielle

II. Architecture du MUTEK*P*

III. Introduction au noyau MUTEKP

III.1 Le concept d'un thread dans le système

III.2 États d'un thread

III.3 Les transitions d'états

III.4 Ordonnancement des threads

III.5 Organisation et gestion de la mémoire

III.5.1 L'organisation mémoire

III.5.2 La gestion mémoire

III.6 Le buffer système

IV. Détail du noyau et les structures de données système

IV.1 Gestion des threads

IV.1.1 La structure de donnée du thread

IV.1.2 La structure de donnée Ordonnanceur et la table d'ordonnancement

IV.2 Gestion de la mémoire

IV.2.1 La structure gestionnaire mémoire

IV.3 Gestion des périphériques

IV.3.1 La structure gestionnaire des verrous

IV.3.2 Représentation des cibles (TTY, Timer et ICU)

IV.4 Gestion des interruptions